

(19)日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-227782

(P2000-227782A)

(43)公開日 平成12年8月15日(2000.8.15)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード*(参考)
G 0 9 G 3/36		G 0 9 G 3/36	
G 0 2 F 1/133	5 1 0	G 0 2 F 1/133	5 1 0
	5 7 5		5 7 5
1/13357		G 0 9 F 9/00	3 2 1 D
G 0 9 F 9/00	3 2 1		3 2 5 A

審査請求 未請求 請求項の数28 O L (全 32 頁) 最終頁に続く

(21)出願番号 特願平11-28681

(22)出願日 平成11年2月5日(1999.2.5)

(71)出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72)発明者 中村 旬一

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(72)発明者 和田 修

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74)代理人 100093388

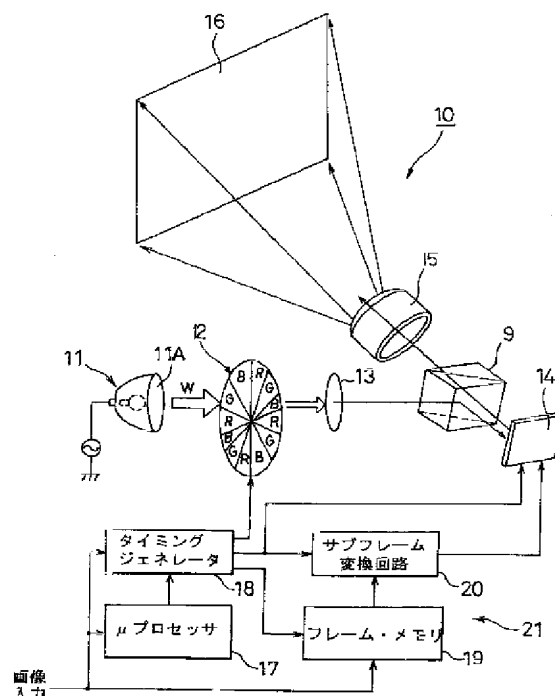
弁理士 鈴木 喜三郎 (外2名)

(54)【発明の名称】 カラー画像生成装置、カラー画像生成方法および電子機器

(57)【要約】

【課題】 輝度低下のない良好な階調表示が行なえる、フィールドシーケンシャル方式のカラー画像生成装置を提供する。

【解決手段】 カラー画像生成装置10を、光源11と回転カラーフィルタ12と集光レンズ13と電気光学装置14と投射レンズ15とで構成する。回転カラーフィルタ12は、回転により1フレーム期間に複数のカラーサブフレーム期間を分割するように各色で複数のカラーフィルタを備える。電気光学装置14では、階調の重み付けに応じて対応するカラーサブフレーム期間の前に各画素に色画像データを書き込んでおき、対応するカラーサブフレーム期間に同期してサブフレームの色画像を生成する。このように階調の重み付けに応じてカラーサブフレーム期間に選択的に色画像を生成させるため、良好な階調表示が可能になる。



【特許請求の範囲】

【請求項1】 1走査期間内に、複数の色光を時間順次でそれぞれ生成する色光生成部と、前記色光生成部に対応して時間順次で前記各色光毎の色画像を生成する画像生成部と、を備えるカラー画像生成装置であって、

1走査期間内における前記各色光の生成期間は、それぞれ複数の分割色光生成期間に分割され、前記色光生成部は、各分割色光生成期間毎に色光を生成してなり、前記画像生成部は、1走査期間内において各色光毎に定義されるパルス幅変調方式の階調の重み付け期間にて、画像情報に基づいて選択的に画素を駆動することによって各色光の階調を有する画像を生成してなり、前記複数の分割色光生成期間と前記階調の重み付け期間とを対応させてなることを特徴とするカラー画像生成装置。

【請求項2】 1走査期間内に、互いに異なる前記色光を生成する前記分割色光生成期間が1期間ずつ時間順次で位置するグループ期間が、時間順次で複数設けられていることを特徴とする請求項1記載のカラー画像生成装置。

【請求項3】 前記グループ期間内に生成される前記色光の色の順序は、一定であることを特徴とする請求項2記載のカラー画像生成装置。

【請求項4】 前記グループ期間内に生成される前記色光の色の順序は、不定であることを特徴とする請求項2記載のカラー画像生成装置。

【請求項5】 同色の前記色光の前記分割色光生成期間は、互いに等しい期間に設定されていることを特徴とする請求項1ないし請求項4のいずれかに記載のカラー画像生成装置。

【請求項6】 同色の前記色光の前記分割色光生成期間は、互いに異なる期間に設定されていることを特徴とする請求項1ないし請求項4のいずれかに記載のカラー画像生成装置。

【請求項7】 1走査期間内のそれぞれの前記色光の生成期間を構成する前記複数の（ $n$ ：2以上の整数）の前記分割色光生成期間のそれぞれの時間の長さは、1フレーム期間内で生成されるそれぞれの色の色光の割り当て時間を $CT$ 、最大階調数を $H_{max}$ 、とすると、下記の式、 $CT \cdot 2^m / H_{max}$ 、但し $m$ は0以上 $n$ 未満の整数、を満足するいずれかの長さであることを特徴とする請求項6記載のカラー画像生成装置。

【請求項8】 前記色光生成部は、光源と、該光源からの光に基づき前記複数の色光を生成する回転カラーフィルタとを備えることを特徴とする請求項1ないし請求項7のいずれかに記載のカラー画像生成装置。

【請求項9】 前記色光生成部は、前記複数の色光をそれぞれ生成する光源とを備え、これら光源が時間順次で

切替え点灯されることを特徴とする請求項1ないし請求項7のいずれかに記載のカラー画像生成装置。

【請求項10】 前記画像生成部は、反射型の電気光学装置であることを特徴とする請求項1ないし請求項9のいずれかに記載のカラー画像生成装置。

【請求項11】 前記電気光学装置は、液晶装置であることを特徴とする請求項10に記載のカラー画像生成装置。

【請求項12】 前記電気光学装置は、走査電極と信号電極のマトリクス交点に対応する画素にそれぞれ画素電極が形成された電気光学装置用基板を備え、前記電気光学装置用基板には、前記画素毎に、一時記憶した先行色画像デジタル信号を読み出して画素駆動する画素駆動動作と、前記先行色画像デジタル信号の次に前記信号電極に出力される同一画素の遅行色画像デジタル信号に対する一時記憶動作と、を同時並行的に順次記憶信号をシフトしながら実行する画素回路が、それぞれ対応して作り込まれ、

前記先行色画像デジタル信号は、前記分割色光生成期間に同期して読み出されて画素駆動する、当該分割色光生成期間に対応する色画像データであり、前記遅行色画像デジタル信号は前記分割色光生成期間の次に位置する分割色光生成期間に対応する色画像デジタル信号であることを特徴とする請求項10または請求項11に記載のカラー画像生成装置。

【請求項13】 前記画素回路は、前記信号電極上の信号を時間順次でサンプルホールドするための少なくとも第1および第2のサンプルホールド手段と、前記第1のサンプルホールド手段で保持された第1の一時保持信号と前記第2のサンプルホールド手段で保持された第2の一時保持信号とを時間順次で読み出してその読み出し信号に応じて前記画素電極に対して画素駆動を行なうための画素駆動手段と、を備えることを特徴とする請求項12記載のカラー画像生成装置。

【請求項14】 前記第1のサンプルホールド手段は、第1の信号保持手段と、第1の書込みタイミング信号により開閉して前記信号電極上の信号を前記第1の信号保持手段にサンプリングする第1の信号書込み手段と、を有し、前記第2のサンプルホールド手段は、第2の信号保持手段と、第2の書込みタイミング信号により開閉して前記信号電極上の信号を前記第2の信号保持手段にサンプリングする第2の信号書込み手段と、を有することを特徴とする請求項13記載のカラー画像生成装置。

【請求項15】 前記第1の書込み手段は、一端子が前記信号電極に電気的に接続するとともに他端子が前記第1の信号保持手段に電気的に接続する第1のトランジスタであり、前記第2の信号書込み手段は、一端子が前記信号電極に電気的に接続すると共に他端子が前記第2の信号保持手

段に電氣的に接続する第2のトランジスタであることを特徴とする請求項14記載のカラー画像生成装置。

【請求項16】 前記電気光学装置は、走査電極と信号電極のマトリクス交点に対応する画素にそれぞれ画素電極が形成された電気光学装置用基板を備え、前記電気光学装置用基板には、前記画素毎に、一時記憶保持した先行色画像デジタル信号に基づく画素電極のスタティック駆動動作とその先行色画像デジタル信号から一定時間後に前記信号電極に到来する同一画素の遅行色画像デジタル信号に対する一時記憶動作とを同時並行的に順次シフトしながら実行するデジタル記憶手段が、それぞれ対応して作り込まれ、前記先行色画像デジタル信号は前記分割色光生成期間に同期して読み出される当該分割色光生成期間に対応する階調の重み付けに対応した信号であり、前記遅行色画像デジタル信号は前記分割色光生成期間の次に位置するサブフレーム期間に対応する階調の重み付けに対応した信号であることを特徴とする請求項11に記載のカラー画像生成装置。

【請求項17】 前記電気光学装置は、走査電極と信号電極のマトリクス交点に対応する画素にそれぞれ画素電極が形成された電気光学装置用基板を備え、前記電気光学装置用基板は、前記画素毎に、前記信号電極に到来するデジタルデータをカスケード接続した複数の記憶セルに順次シフトしながら一時記憶保持し、最終段の前記記憶セルの記憶出力に基づき前記画素電極をスタティック駆動するデジタル記憶手段が、それぞれ対応して作り込まれ、前記最終段の前記記憶セルの記憶出力は、前記分割色光生成期間に同期して読み出される、色画像デジタル信号であることを特徴とする請求項11に記載のカラー画像生成装置。

【請求項18】 前記デジタル記憶手段は、前記信号電極に到来する前記色画像デジタル信号を取り込んで一時記憶する第1のラッチ手段と、該第1のラッチ手段において前記色画像デジタル信号よりも1つ前に記憶された先行色画像デジタル信号を前記第1のラッチ手段のデータ取込み動作前に読み込んで一時記憶すると共にその記憶出力に基づき前記画素電極をスタティック駆動する第2のラッチ手段と、を少なくとも備えることを特徴とする請求項17記載のカラー画像生成装置。

【請求項19】 前記第1のラッチ手段は、前記色画像デジタル信号を取り込む第1のデータ選択手段と、該第1のデータ選択手段で取り込んだ色画像デジタル信号を一時記憶する第1のフリップフロップとを有し、前記第2のラッチ手段は、前記第1のフリップフロップの出力データを取り込む第2のデータ選択手段と、該第2のデータ選択手段で取り込んだ色画像デジタル信号を一時記憶し、その記憶出力が前記画素電極に電氣的に接続される第2のフリップフロップと、を有することを特

徴とする請求項18記載のカラー画像生成装置。

【請求項20】 前記第1のデータ選択手段は、第1のタイミングパルスに同期して導通する第1のデータ転送用MOS型トランジスタであり、前記第1のフリップフロップは、前記第1のタイミングパルスに同期して記憶動作する第1の同期式フリップフロップであり、前記第2のデータ選択手段は、前記第2のタイミングパルスよりも前に生じる第2のタイミングパルスに同期して導通する第2のデータ転送用MOS型トランジスタであり、前記第2のフリップフロップは、前記第2のタイミングパルスに同期して記憶動作する第2の同期式フリップフロップであることを特徴とする請求項19記載のカラー画像生成装置。

【請求項21】 前記第1のデータ選択手段は、前記第1のタイミングパルスに同期して論理動作する第1の1入力型ゲート素子であり、前記第1のフリップフロップは、前記第1のタイミングパルスに同期して記憶動作する第1の同期式フリップフロップであり、前記第2のデータ選択手段は、前記第2のタイミングパルスに同期して論理動作する第2の1入力型ゲート素子であり、前記第2のフリップフロップは、前記第2のタイミングパルスに同期して記憶動作する第2の同期式フリップフロップであることを特徴とする請求項19記載のカラー画像生成装置。

【請求項22】 複数の色光を時間順次で生成させて画像生成部へ照射し、前記画像生成部で前記複数の色光に対応する時間順次で各色光毎に画像生成を行なうカラー画像生成装置の駆動方法であって、

1 走査期間内における前記各色光の生成期間は、それぞれ複数の分割色光生成期間に分割され、各分割色光生成期間毎に色光を生成し、

前記画像生成部は、1 走査期間内において各色光毎に定義されるパルス幅変調方式の階調の重み付け期間にて、画像情報に基づいて選択的に画素を駆動することによって各色光の階調を有する画像を生成し、前記複数の分割色光生成期間と前記階調の重み付け期間とを対応させることを特徴とするカラー画像生成装置の駆動方法。

【請求項23】 同色の前記色光の前記分割色光生成期間は、互いに等しい期間であることを特徴とする請求項22記載のカラー画像生成装置の駆動方法。

【請求項24】 同色の前記各色光の前記分割色光生成期間は、互いに異なる長さの期間であることを特徴とする請求項22記載のカラー画像生成装置の駆動方法。

【請求項25】 前記色光生成部は、光源から出射される光を時間順次に色分離して前記複数の色光のそれぞれ

を生成する回転カラーフィルタを備えることを特徴とする請求項22ないし請求項24のいずれかに記載のカラー画像生成装置の駆動方法。

【請求項26】 前記色光生成部は、複数の色光をそれぞれ生成する光源を備え、これら光源が時間順次で切替え点灯されることを特徴とする請求項22ないし請求項24のいずれかに記載のカラー画像生成装置の駆動方法。

【請求項27】 前記画像生成部は、反射型の電気光学装置であることを特徴とする請求項22ないし請求項26のいずれかに記載のカラー画像生成装置の駆動方法。

【請求項28】 請求項1ないし請求項21のいずれかに記載のカラー画像生成装置を備えることを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、フィールドシーケンシャル方式で駆動されてカラー画像生成を行なうカラー画像生成装置およびカラー画像生成方法、並びに電子機器に関し、さらに詳しくは、階調表示を容易に行なうことのできるデジタル駆動のカラー画像生成装置およびカラー画像生成方法、並びにカラー画像生成装置を備える電子機器に関する。

【0002】

【従来の技術】カラー画像生成装置として、単一ドット内で時間差混色、すなわち時分割駆動方式による加法混色でカラー表示を行なうものがある。このようなカラー画像生成装置では、1画素が1絵素となるため、並置混色を行なうカラー画像生成装置に比較して3倍の解像度が得られるという利点がある。

【0003】このようなフィールドシーケンシャル方式のカラー画像生成装置としては、白色光源からの光を回転カラーフィルタを通して生成したR（赤）、G

（緑）、B（青）の色光を、時間順次で電気光学装置上に照射し、この電気光学装置で表示を行なったり、または電気光学装置で変調されて反射もしくは透過された色光をスクリーン上に投影させてカラー画像を表示するものがある。

【0004】また、このようなカラー画像生成装置で階調表示を行なうには、1フレーム期間（1垂直走査期間）を複数のサブフレーム期間に分割して、表示画像の階調に応じて1フレーム期間内で適宜サブフレーム期間を選択して画像生成信号を出力する、所謂パルス幅変調駆動方式がある。画像生成においてサブフレーム期間を設定する場合、図24に示すように回転カラーフィルタ1のR、G、Bのそれぞれの色フィルタを2等分し、それぞれの色フィルタ1R、1G、1B、2R、2G、2Bが、光源から照射される白色光が入射する位置にある期間内に、複数のサブフレーム期間を割り当てている。すなわち、図25に示すように例えば1番目の赤色フィ

ルタ1Rが選択される期間（以下、色光生成期間という）1R内に4つの画像生成のサブフレーム期間（1SF、2SF、3SF、4SF）が割り当てられ、2番目の赤色フィルタ2Rが選択されるR光生成期間2R内に4つの画像生成のサブフレーム期間（5SF、6SF、7SF、8SF）が割り当てられている。

【0005】そして、電気光学装置はONとOFFの2値により色光を変調するパルス幅変調方式により各画素を駆動するようになっており、ONとOFFのパルス幅を画像情報に応じて変えることにより各色光の階調を各画素毎に生成する。例えば、ON期間のみに色光を透過（透過型電気光学装置の場合）又は反射（反射型電気光学装置の場合）するように画素を駆動して色光を各画素毎に変調するようにする。図25の場合、1フレーム期間に存在する8個のサブフレーム期間内に、パルス幅変調方式における階調の8つの重み付け期間をそれぞれ対応して配置し、8個のサブフレーム期間のいずれにおいて画素をONとするかで、階調のレベルが制御される。なお、緑色フィルタや青色フィルタにおいても、同様の駆動が行なわれている。

【0006】上記した例と同様に、1つの色光生成期間内に複数のサブフレーム期間を割り当てた例としては、特開平8-51633号公報記載に係るシーケンシャル・カラー画像化方法が知られている。図26は、このシーケンシャル・カラー画像化方法での色光生成（カラーサブフレーム）期間と各色画像生成信号との関係を示すタイミングチャートである。

【0007】

【発明が解決しようとする課題】しかしながら、上記したフィールドシーケンシャル方式のカラー画像生成装置では、1色光生成期間内に、画像生成側で複数のサブフレーム期間が割り当てられている。したがって、各サブフレーム期間毎に各画素をアドレスし、そのサブフレーム期間で画素を駆動するかどうか決める画像データを各画素に印加する必要がある、各サブフレーム期間毎に画素のアドレッシング期間を含むことになるため、画素数が多くなればなる程、色光生成期間に占めるアドレッシング期間が長くなり実質的に色画像が生成される期間が短いという問題点があった。

【0008】また、例えば分割色光生成期間では転送が開始されると、走査線を選択した走査線選択期間において、第1行第1列の画素のデータ信号がリフレッシュされる（書き換えられる）が、第1行目のその他の画素や第2行目以下の画素では前サブフレームの信号がそのまま残っている。このため、画像の一表示期間内（1画面を表示する垂直走査期間内）において、各画素での色光の変調動作（表示動作）と画像データを各画素に順次書き込む動作とが同時進行するため、一表示画面内に前サブフレームに書き込まれた画像データによる表示部分と現サブフレームにおいて書き込まれた画像データによる

表示部分とが混在する。よって、色光が生成された期間の最初のサブフレーム期間では、前のフレーム期間において書き込まれた前色光生成期間における色光用の画像データが、全て書き換えられるまでは、現色光の生成期間であるにも係わらず、前の色光の画像データにより変調がなされてしまう。また、色光生成期間内のサブフレーム期間においても、前のサブフレーム期間において書き込まれた前の画像データが、全て書き換えられるまでは、現のサブフレーム期間であるにも係わらず、前の画像データにより変調がなされてしまう。これにより、混色や階調劣化及び表示画面の不均一が生じる。

【0009】画素数が比較的少ない表示画面の場合、書き込み期間を短縮できるため、上記のような表示画面の不均一は視覚され難いが、画素数を増やす程に、全画素の書き込み期間が長くなる分、全画素表示期間が短くなり、表示画面の不均一が顕在化し、画質の低下や輝度の低下を招く。勿論、信号線駆動回路においては、点順次駆動方式ではなく線順次駆動方式を採用できるが、この場合でも前サブフレームに対応する画像と後サブフレームに対応する画像との切り換え画素が線順次で進行し、そのまま表示画面に現れているため、やはり表示画面の不均一が生じる。画素数を増やした場合、表示画面の不均一により一層画質の低下を招く。このため、高画素数による大画面化または高精細化に限界があった。さらに、実質的なパルス幅変調のための重み付け期間に割り当てる期間が短くなるため、階調表示のためのパルス幅を十分に確保することができず、良質なカラー画像生成が行えないものであった。

【0010】そこで、本発明が解決しようとする課題は、輝度低下のない良好な階調表示が行なえる、カラー画像生成装置、カラー画像生成方法、ならびに電子機器を得るには、どのような手段を講じればよいかという点にある。

【0011】

【課題を解決するための手段】上記した課題を解決するため、本発明で講じる手段は、1フレーム期間内に、複数の色光を時間順次でそれぞれ生成する色光生成部と、この色光生成部に対応して時間順次で各色光毎の色画像を生成する画像生成部と、を備えるフィールドシーケンシャル方式のカラー画像生成装置であって、1フレーム期間内に、それぞれの色光の生成期間が複数の分割色光生成期間に分割して配置されるとともに、画像生成部での色画像の階調の重み付け期間とこの色に対応する分割色光生成期間とが略一致し、かつ画像生成部が階調の重み付けに応じて分割色光生成期間に対して色画像を選択的に生成することとを特徴とする。

【0012】本発明のこのような構成によれば、色光の生成期間を分割してなる分割色光生成期間と、画像生成部での色画像の階調の重み付け期間とが略一致するため、分割色光生成期間に互って階調の重み付けされた色

画像を生成することができる。このため、分割色光生成期間に対する画像生成期間の比率が高く、表示画像の輝度を高くすることができる。また、分割色光生成期間が色画像の階調の重み付け期間に略等しく設定されているため、色画像の階調表示を効率よく行なえるという効果を有する。

【0013】本発明は、1フレーム期間内に、互いに異なる色光を生成する分割色光生成期間が1期間ずつ時間順次で位置するグループ期間が、時間順次で複数設けられることが好ましい。このような構成によれば、異なる色の分割色光生成期間が時間順次で配置されるため、生成される色画像の時間差加法混色を良好に行なうことが可能となる。また、このグループ期間内に生成される色光の色の順序を一定にすれば、生成画像に違和感を知覚しないような色光の繰返し順序に設定することができる。逆に、グループ期間内に生成される色光の色の順序を不定とする場合、知覚され易い色光の色の順序を避けることが可能となる。

【0014】また、本発明では、同色の色光の分割色光生成期間を互いに等しい期間に設定する構成としてもよい。このような構成によれば、色光生成部の色光生成タイミングと画像生成部の色画像生成タイミングとの制御が容易になり、画像生成部におけるサブフレーム変換回路の構成が簡単になるという効果がある。

【0015】本発明は、同色の色光の分割色光生成期間が、互いに異なる期間に設定されていることが好ましい。このような構成によれば、色画像の階調の重み付けに応じた分割色光生成期間を選択することにより、それぞれの画素が1フレーム期間内に少ない分割色光生成期間の選択数で多くの階調数を実現できるという効果を有する。具体的には、1フレーム期間内のそれぞれの色光の生成期間を構成する前記複数（ $n$ ：2以上の整数）の分割色光生成期間のそれぞれの時間の長さを、1フレーム期間内で生成されるそれぞれの色の色光の割り当て時間を $CT$ 、最大階調数を $H_{max}$ 、とすると、 $CT \cdot 2^m / H_{max}$ （但し $m$ は0以上 $n$ 未満の整数）を満足するいずれかの長さに設定することが好ましい。例えば、分割色光生成期間の数 $n$ が8であれば、8つの分割色光生成期間の長さの比は、 $1 (=2^0) : 2 (=2^1) : 4 (=2^2) : 8 (=2^3) : 16 (=2^4) : 32 (=2^5) : 64 (=2^6) : 128 (=2^7)$ となり、最大階調数 $H_{max}$ を256実現することができる。因に、図23は、パルス変調（PWM）方式を用いて画素を駆動した場合を示している。図23（A）は垂直同期信号 $VSYN$ で定義されるデータ期間を示している。同図では、1走査期間での色光生成期間を3つのみに分けて、各色光生成期間に、各画素で階調に応じたパルス幅で画素をON状態に駆動することを示している。図23（B）は、（A）のうち赤色光について、R光の生成期間にどのようなパルス幅が選択できるかを示して

いる。各色光を4ビット画像データにより階調表示する場合、パルス幅には $2^0 \sim 2^7$ の8つの異なる長さのパルス幅が生成されており、このパルス幅を組み合わせることにより、256階調を表示することができる。図2には、256階調中の170番目の階調のパルス例が示されている。パルス幅駆動するタイミングとしては、図の下から2番目のようにパルスを分散する場合や、最下のようにパルスを連続させる場合がある。パルスを連続させる方が好ましく、パルス波形の鈍りによる階調のずれを防止できる。また、パルスは前縁に合わせるのではなく、後縁に合わせることもできる。

【0016】本発明においては、パルス幅変調方式におけるこの複数種類の長さのパルス幅の期間のそれぞれが、各画素の階調レベルを表現するための「パルス幅変調方式における重み付け期間」に相当する。そして、このそれぞれのパルス幅による重み付け期間は、図23では1フレーム期間内にパルスをずらして順次位置付けられるが、本発明では、このパルス幅による重み付け期間を連続させて発生させるのではなく、各色光毎に1フレーム期間内に分散して発生する分割色光生成期間毎に上記重み付け期間を割り付けたものである。従って、各色光毎の分割色光生成期間の数と、パルス幅変調方式の重み付け期間の数（パルス幅の種類数）とは、基本的には同じ数になる。分割色光生成期間と重み付け期間の長さは対応しない場合もあるが、分割色光生成期間の方を同等以上に長く設定しておけば、その期間内に重み付け期間を位置付ければよい。なお、互いの重み付け期間は、2の倍数の長さの関係を持たせてもよいが、電気光学装置の光透過率（反射率）の非線形特性（ガンマ特性とのみいう）を補償して階調が直線的な変化になるように、期間の長さを調整しておくことが好ましい。

【0017】本発明における色光生成部としては、光源と、この光源からの光に基づき複数の色光を生成する回転カラーフィルタとを備える構成とすることができる。本発明のこのような構成によれば、複数の色光の波長帯域を含む光を用いることで、光源側の駆動・制御が極めて容易になるという効果を有する。また、本発明では回転カラーフィルタを所定の回転速度で回転させるだけでよいので、これも駆動・制御が容易となり安定した色光の生成が行なえるという効果を有する。

【0018】また、本発明における色光生成部としては、複数の色光をそれぞれ生成する光源とを備え、これら光源が時間順次で切替え点灯される構成とすることができる。このような構成の本発明によれば、複数の色光を直接光源で生成することができるため、色光の利用効率を高める効果を有する。

【0019】本発明における画像生成部としては、反射型の電気光学装置を用いることができ、特に液晶装置を用いることが好ましい。このような構成の本発明によれば、例えば直視型の表示装置や、投射型の表示装置にお

いて良好な階調表示を行なうことができる。なお、本発明では、液晶装置として、例えば強誘電液晶や反強誘電液晶等の双安定性を有する液晶を用いたメモリー型液晶装置、 $\pi$ セルモードの液晶装置、水平配向型液晶を用いた液晶装置、垂直配向型液晶を用いた液晶装置、TN液晶セルのセルギャップを狭く設定した液晶装置、OCBやECBモード等の液晶の複屈折を用いた液晶装置、高分子分散型液晶を用いた光散乱型液晶など、高速応答性を有する液晶装置を適用することができる。また、電気光学装置として例えばデジタルマイクロミラーデバイス（DMD）などのマイクロミラーデバイスを適用することができる。本発明によれば、液晶装置をはじめとする、フィールドシーケンシャル方式の電気光学装置の表示画像の輝度を従来に比較して飛躍的に高くでき、明るいカラー画像を生成できるという効果を有する。

【0020】本発明は、カラー画像の輝度を向上させると共に階調表示を良好に行なうために、以下のような構成の電気光学装置用基板を備えることを特徴としている。なお、本発明で備える電気光学装置用基板は、液晶装置、DMD、フィールドエミッションデバイス、プラズマディスプレイ、エレクトロルミネッセンスデバイス、LEDなどのデジタル駆動型表示デバイスの基板として用いることができる。

【0021】すなわち、本発明に適用される電気光学装置としては、走査電極と信号電極のマトリクス交点に対応する画素にそれぞれ画素電極が形成された電気光学装置用基板を備え、画素毎に、一時記憶した先行色画像デジタル信号を読み出して画素駆動する画素駆動動作と、先行色画像デジタル信号の次に信号電極に出力される同一画素の遅行色画像デジタル信号に対する一時記憶動作と、を同時並行的に順次記憶信号をシフトしながら実行する画素回路が、それぞれ対応して作り込まれると共に、この電気光学装置用基板に対向して電気光学材料を挟持する、対向電極を有する透明基板が配置され、前記先行色画像デジタル信号は、前記分割色光生成期間に同期して読み出されて画素駆動する、当該分割色光生成期間に対応する色画像データであり、遅行色画像デジタル信号はその分割色光生成期間の次に位置する分割色光生成期間に対応する色画像デジタル信号であることを構成としている。

【0022】従来の画素回路では同一画素の信号を保持容量に一時記憶するタイミングと電気光学材料を画素駆動するタイミングとが一致しているものであるが、本発明のカラー画像生成装置によれば、信号電極からの信号を一時記憶するタイミングと、その一時記憶信号を読み出して画素を駆動するタイミングとを一定期間（例えば分割色光生成期間）内で積極的にずらすことができるため、次の分割色光生成期間に亘り全画素の同時駆動（同時静止表示）を実現できる。

【0023】本発明においては、点順次方式または線順

次方式にかかわらず、書込みが一時記憶順次に留まるに過ぎないため、書込み順次は画素駆動順次として顕在化せず、全画素一斉のフレーム（サブフレーム）切り換え表示ができる。これにより、表示画面の不均一を解消でき、高画質のカラー画像生成装置を提供できる。このため、画素数の多少に無関係で、高画質の大画面化または高精細化を実現できる。また、分割色光生成期間に亘り全画素の同時駆動（同時静止表示）も実現でき、表示時間と書込み時間が相反せず、従来のフィールドシーケンシャル方式のカラー画像生成装置に比較して実質的な表示時間を長くできる。このため、本発明では、より一層の高画質化を達成できる。また、カラーサブフィールド期間に亘り全画素の一時記憶動作も実現でき、書込み期間を長くできる。したがって、信号転送速度の低速化を図ることが可能となり、周辺回路構成の簡素化および高画素数化を実現できる。また、電気光学装置用基板に外付けする表示データ用のフレームメモリを削減できるなどの効果を有する。

【0024】このような画素駆動遅延型画素回路としては、信号電極からの色画像デジタル信号を取り込む一時記憶動作を時間分割で排他的ないし順次的に実行する複数のサンプルホールド手段と、各サンプルホールド手段からの一時保持信号を読み出して画素駆動動作を時間分割で排他的ないし順次的に実行する画素駆動手段とを有している。一般的には、サンプルホールド手段として第1と第2のサンプルホールド手段のみで構成すれば充分である。この場合、遅行色画像デジタル信号の書込み期間と先行色画像デジタル信号の画素駆動期間とは同じとなる。

【0025】また、本発明では、第3以上のサンプルホールド手段を設けてもよい。N個のサンプルホールド手段を有する場合、例えば、遅行色画像デジタル信号の書込み期間を先行色画像デジタル信号の画素駆動期間の（N-1）倍とすることもできるため、信号転送速度をさらに低速化することができ、周辺回路構成の簡素化や高画素数化が顕著なものとなる。本発明のようにフィールドシーケンシャル方式の場合、例えば2つのサンプルホールド手段を設ければ、R分割色光生成期間にGカラーサブフレーム信号（G色画像デジタル信号）の書込みを行なうことができる。また、G分割色光生成期間には、Bカラーサブフレーム信号（B色画像デジタル信号）の書込みを行なうことができる。さらに、B分割色光生成期間には、Rカラーサブフレーム信号（R色画像デジタル信号）の書込みを行なうことができる。このように、フィールドシーケンシャル方式では、2つのサンプルホールド手段を備える構成であればよいが、例えば3つのサンプルホールド手段を設ける構成としてもよい。このような構成によれば、R分割色光生成期間とG分割色光生成期間とに亘りBフレーム信号（B色画像デジタル信号）を書込むことができる。また、G分割色光

生成期間とB分割色光生成期間とに亘りRカラーサブフレーム信号（R色画像デジタル信号）を書込むことができる。同様に、B分割色光生成期間とR分割色光生成期間とに亘りGカラーサブフレーム信号（G色画像デジタル信号）を書込むことができる。

【0026】このサンプルホールド手段において、各画素に1本の信号電極が割当てられている場合は、1本の信号電極上のシリアル信号が複数のサンプルホールド手段において先行色画像デジタル信号と遅行色画像デジタル信号とに振り分けて直並列変換された後、それぞれ一時記憶される。この場合、複数のサンプルホールド手段の選択タイミングを制御するための走査電極の本数がサンプルホールド手段の数だけ必要になる。例えば、第1と第2のサンプルホールド手段を具備する場合、1本の信号電極と2本の走査電極が必要となる。逆に、例えば奇数フレーム専用の信号電極と偶数フレーム専用の信号電極を設ける場合は、走査電極1本を共用でき、もはや第1と第2のサンプルホールド手段が直並列変換手段としての機能を営まず、一時記憶機能のみを果たす。

【0027】本発明では、上記した第1のサンプルホールド手段として、第1の信号保持手段と、第1の書込みタイミング信号により開閉して信号電極上の信号（色画像デジタル信号）を第1の信号保持手段にサンプリングする第1の信号書込み手段と、を有し、前記第2のサンプルホールド手段として、第2の信号保持手段と、第2の書込みタイミング信号により開閉して前記信号電極上の信号（色画像デジタル信号）を前記第2の信号保持手段にサンプリングする第2の信号書込み手段と、を有することを特徴とする。先行の分割色光生成期間に対応する先行色画像デジタル信号は、例えば第1の信号書込み手段により第1の信号保持手段に一時保持されるとともに、遅行の分割色光生成期間に対応する遅行色画像デジタル信号は例えば第2の信号書込み手段により第2の信号保持手段に一時保持される。

【0028】具体的には、第1の信号書込み手段は、一端子が信号電極に電気的に接続すると共に他端子が第1の信号保持手段に電気的に接続する第1のトランジスタとし、第2の信号書込み手段は、一端子が信号電極に電気的に接続すると共に他端子が第2の信号書込み手段に電気的に接続する第2のトランジスタとすることができる。ここで、トランジスタはモノポーラに限らずバイポーラトランジスタを用いることができる。

【0029】また、本発明は、カラー画像の輝度を向上させると共に階調表示を良好に行なうために、以下のような構成の電気光学装置用基板を備えることを特徴としている。なお、本発明で備える電気光学装置用基板は、液晶装置、DMD、フィールドエミッションデバイス、プラズマディスプレイ、エレクトロルミネッセンスデバイス、LEDなどのデジタル駆動型表示デバイスの基板として用いることができる。

【0030】すなわち、本発明は、走査電極と信号電極のマトリクス交点に対応する画素にそれぞれ画素電極が形成された電気光学装置用基板を備え、前記画素毎に、一時記憶保持した先行色画像デジタル信号に基づく画素電極のスタティック駆動動作とその先行色画像デジタル信号から一定時間後に前記信号電極に到来する同一画素の遅行色画像デジタル信号に対する一時記憶動作とを同時並行的に順次シフトしながら実行するデジタル記憶手段が、それぞれ対応して作り込まれると共に、この電気光学装置用基板に対向して電気光学材料を挟持する、対向電極を有する透明基板が配置され、先行色画像デジタル信号は対応する分割色光生成期間に同期して読み出される当該分割色光生成期間に対応する階調の重み付けに対応した信号であり、遅行色画像デジタル信号は先行する分割色光生成期間の次に位置するサブフレーム期間に対応する階調の重み付けに対応した信号であることを構成とする。

【0031】このような構成の本発明によれば、信号電極からの色画像デジタルデータを一時記憶するタイミングと、その一時記憶データを読み出して画素を駆動するタイミングとを全画素データが蓄積されるまで積極的に位相シフトさせているため、先行分割色光生成期間で全画素のデータを書込んで蓄積してから次の分割色光生成期間で全画素の一斉表示（静止表示）を実現することができる。本発明においては、点順次方式または線順次方式などの書き込み順次にかかわらず、書き込み順次が一時記憶順次までに留まり、画素駆動（データ読み出し）では全画素一斉のフレーム切り換え表示と全画素の表示同時性を実現することができる。これにより、カラー画素生成装置の画素数の多少にかかわらず表示画面の不均一を解消でき、高画質で、大画面化または高精細化を達成できる。また、表示時間と書き込み時間の長短が1分割色光生成期間で相反せず、従来のフィールドシーケンシャル方式のカラー画像生成装置に比較して、全ての画素について表示時間を長くできる。このため、本発明では、カラー画像生成装置の表示画像を高画質にする効果を有する。また、本発明では、分割色光生成期間に互い全画素の書き込み動作を行なえるため、書き込み時間を長く確保することができる。また、本発明では、このように書き込み時間を長くできることに伴って信号転送速度の低速化を期することができるため、周辺回路構成の簡素化または高画素数化を実現できるという効果を有する。しかも、画像生成部を構成する電気光学装置の基板に外付けする表示データ用のフレームメモリを削減できるという利点がある。特に、このような構成の本発明では画素駆動方式がアクティブ駆動ではなく、一時記憶データに基づくスタティック駆動であることから、画素駆動信号の減衰がなく、完全デジタル駆動が可能になる。このため、本発明では、画像生成部としての電気光学装置での色画像の階調の重み付け期間と分割色光生成期間

とを略一致させ、かつ階調の重み付けに応じて分割色光生成期間を選択して色画像デジタル信号を出力することにより、所謂パルス幅変調方式の階調制御を安定して行なえるという効果を有する。

【0032】また、本発明においては、走査電極と信号電極のマトリクス交点に対応する画素にそれぞれ画素電極が形成された電気光学装置用基板を備え、画素毎に、信号電極に到来する色画像デジタルデータをカスケード接続した複数の記憶セルに順次シフトしながら一時記憶保持し、最終段の前記記憶セルの記憶出力に基づき前記画素電極をスタティック駆動するデジタル記憶手段が、それぞれ対応して作り込まれると共に、最終段の前記記憶セルの記憶出力は、分割色光生成期間に同期して読み出される、当該サブフレーム期間に対応する色画像デジタル信号とすることが好ましい。

【0033】このような構成の本発明によれば、画素電極をスタティック駆動する記憶セルが常に最終段の記憶セルが担うため、完全デジタル駆動を行なうことができる。フィールドシーケンシャル方式のカラー画像生成を行なうには、記憶セルは2段で構成すれば一時記憶動作の期間や記憶出力動作の期間を勘案しても時間的には充分であるが、3段以上の記憶セルを設けてもよい。

【0034】また、本発明では、上記したデジタル記憶手段として、信号電極に到来する色画像デジタル信号を取り込んで一時記憶する第1のラッチ手段と、この第1のラッチ手段においてその色画像デジタル信号よりも1つ前に記憶された先行色画像デジタル信号を第1のラッチ手段のデータ取込み動作前に読み込んで一時記憶すると共にその記憶出力に基づき画素電極をスタティック駆動する第2のラッチ手段と、を少なくとも備える構成とすることが好ましい。ここで、第2のラッチ手段はスタティック駆動するところに特徴があり、第1のラッチ手段はデータ遅延手段として機能するところに特徴がある。

【0035】そして、第1のラッチ手段は、色画像デジタル信号を取り込む第1のデータ選択手段と、第1のデータ選択手段で取り込んだ色画像デジタル信号を一時記憶する第1のフリップフロップとを有し、第2のラッチ手段は、第1のフリップフロップの出力データを取り込む第2のデータ選択手段と、第2のデータ選択手段で取り込んだ色画像デジタル信号を一時記憶し、その記憶出力が前記画素電極に電氣的に接続される第2のフリップフロップと、を有する。第1のフリップフロップは遅延手段として機能し、第2のフリップフロップは画素電極のスタティック駆動手段として機能する。

【0036】また、上記した第1のデータ選択手段としては各種の構成を採用することができる。例えば、第1のデータ選択手段は、第1のタイミングパルスに同期して導通する第1のデータ転送用MOS型トランジスタであり、第1のフリップフロップは第1のタイミングパル



スに同期して記憶動作する第1の同期式フリップフロップであり、第2のデータ選択手段は第2のタイミングパルスよりも前に生じる第2のタイミングパルスに同期して導通する第2のデータ転送用MOS型トランジスタであり、第2のフリップフロップは第2のタイミングパルスに同期して記憶動作する第2の同期式フリップフロップとすることができる。このように、データ選択手段を1つのトランジスタで構成できるため、素子数を削減することができる。

【0037】さらに、第1のデータ選択手段は、第1のタイミングパルスに同期して論理動作する第1の1入力型ゲート素子であり、第1のフリップフロップは前記第1のタイミングパルスに同期して記憶動作する第1の同期式フリップフロップであり、第2のデータ選択手段は第2のタイミングパルスに同期して論理動作する第2の1入力型ゲート素子であり、第2のフリップフロップは、前記第2のタイミングパルスに同期して記憶動作する第2の同期式フリップフロップとすることができる。データ選択手段として1入力型ゲート素子を用いると2以上のトランジスタを必要とするが、消費電力の低減、波形整形およびエネルギー増幅に有効であり、書き込み駆動手段として機能し、記憶動作を確実にこなうことができる。この1入力型ゲート素子としては、例えば、クロックドインバータでも3ステートバッファでもよい。

【0038】本発明に係るカラー画像生成方法では、輝度低下のない良好な階調表示が行なうことができる。本発明で講じる手段は、色光生成部で複数の色光を時間順次で生成させて画像生成部へ照射し、画像生成部で複数の色光に対応する時間順次で各色光毎に画像生成を行なうカラー画像生成装置の駆動方法であって、1フレーム期間内の複数の色光のそれぞれの色光生成期間を互いに複数の分割色光生成期間に分割し、画像生成部で、分割色光生成期間に対応する色画像を階調の重み付けに応じて選択的に生成する構成である。

【0039】本発明のこのような構成によれば、色光の生成期間を分割してなる分割色光生成期間と、画像生成部での色画像の階調の重み付け期間とが略一致するため、分割色光生成期間に互って階調の重み付けされた色画像を生成することができる。このため、分割色光生成期間に対する画像生成期間の比率が高く、表示画像の輝度を高くすることができる。また、分割色光生成期間が色画像の階調の重み付け期間に略等しく設定されているため、色画像の階調表示を効率よく行なえるという効果を有する。

【0040】そして、同色の前記色光の前記分割色光生成期間は、互いに等しい期間に設定すれば、このような構成によれば、色光生成部の色光生成タイミングと画像生成部の色画像生成タイミングとの制御が容易になり、画像生成部におけるサブフレーム変換回路の構成が簡単になるという効果がある。

【0041】さらに、本発明は、同色の色光の分割色光生成期間が、互いに異なる期間に設定されていることが好ましい。このような構成によれば、色画像の階調の重み付けに応じた分割色光生成期間を選択することにより、それぞれの画素が1フレーム期間内に少ない分割色光生成期間の選択数で多くの階調数を実現できるという効果を有する。

【0042】本方法においては、色光生成部が、光源から出射される光を時間順次に色分離して前記複数の色光のそれぞれを生成する回転カラーフィルタを備える構成とすることにより、複数の色光の波長帯域を含む光を用いることで、光源側の駆動・制御が極めて容易になるという効果を有する。また、本発明では回転カラーフィルタを所定の回転速度で回転させるだけでよいため、これも駆動・制御が容易となり安定した色光の生成が行なえるという効果を有する。

【0043】また、本発明に係る方法では、色光生成部が、複数の色光をそれぞれ生成する光源とを備え、これら光源が時間順次で切替え点灯される構成とすることができる。このような構成とすれば、複数の色光を直接光源で生成することができるため、色光の利用効率を高める効果を有する。

【0044】本発明に係る方法では、画像生成部として、反射型や透過型の電気光学装置を用いることができる。また、電気光学装置としては、液晶装置を用いることが好ましい。このような構成の本発明によれば、例えば直視型の表示装置や、投射型の表示装置において良好な階調表示を行なうことができる。なお、本発明では、液晶装置として、例えば強誘電液晶や反強誘電液晶等の双安定性を有する液晶を用いたメモリー型液晶装置、 $\pi$ セルモードの液晶装置、水平配向型液晶を用いた液晶装置、垂直配向型液晶を用いた液晶装置、TN液晶セルのセルギャップを狭く設定した液晶装置、OCBやECBモード等の液晶の複屈折を用いた液晶装置、高分子分散型液晶を用いた光散乱型液晶など、高速応答性を有する液晶装置を適用することができる。また、電気光学装置として例えばデジタルマイクロミラーデバイス(DMD)などのマイクロミラーデバイスを適用することができる。

【0045】このような構成の本発明によれば、液晶装置をはじめとする、フィールドシーケンシャル方式の電気光学装置の表示画像の輝度を従来に比較して飛躍的に高くでき、明るいカラー画像を生成できるという効果を有する。

【0046】さらに、上記したカラー画像生成装置を電子機器に用いれば、高輝度で良好な階調表示が行なえるため、高画質な表示部を備える電子機器を実現することができる。

【0047】

【発明の実施の形態】以下、本発明に係るカラー画像生

成装置およびカラー画像生成方法ならびにカラー画像生成装置を備える電子機器の詳細を図面に示す実施形態に基づいて説明する。

【0048】(実施形態1) 図1は、本発明に係るフィールドシーケンシャル方式のデジタル駆動されるカラー画像生成装置およびカラー画像生成方法の実施形態1を示している。同図に示すように、本実施形態1のカラー画像生成装置10は、赤色光、青色光、緑色光の各スペクトルを含む白色光を出射する光源11と、この光源11の前方に配置されて赤色、青色及び緑色の色要素の領域が回転することにより、光源からの光が各色要素の領域を照射してその色要素に基づく色光が順次生成される回転カラーフィルタ12と、この回転カラーフィルタ12の前方に配置される集光レンズ13と、偏光ビームスプリッター9と、集光レンズ13および偏光ビームスプリッター9とを介して入射する色光の色に対応した色画像を生成する画像生成部としての反射型の電気光学装置14と、電気光学装置14で反射・変調された光を受けて投射を行なう投射レンズ15を備えた投射型表示装置であり、投射レンズ15から画像生成による変調を受けた色光がスクリーン16に順次重畳するように投射されてカラー画像がスクリーン16上で合成表示される。光源11には同図に示すように光源光を反射するリフレクタ11Aが備えられている。

【0049】なお、偏光ビームスプリッター9は、2つの三角プリズムの貼り合わせ面に沿って偏光選択反射膜が形成されているため、入射する色光のうち互いに略直交するS偏光とP偏光の一方(例えばS偏光)の光成分を反射し、電気光学装置14にて反射される際に、偏光軸の回転度合いが液晶により画素毎に制御される。この反射光は、再び偏光ビームスプリッター9を透過して投射レンズ15へ入射され、他方の偏光成分(例えばP偏光成分)は偏光ビームスプリッター9を透過して投射レンズ15へ入射される。このとき、一方の偏光成分(例えばS偏光成分)は光源側へ戻る。電気光学装置14が液晶ライトバルブである場合は、偏光軸の回転の程度により、投射レンズ15へ入射される光強度が変わることにより変調がなされる。また、光源からの光はランダム偏光であるので、偏光ビームスプリッターを介して光源光の殆どが電気光学装置14へ入射されるように、光源光に含まれる他方の偏光成分(例えばP偏光成分)を一方の偏光成分(例えばS偏光成分)に変換して、光源光を一方の偏光成分に揃える偏光変換器を、光源と偏光ビームスプリッター9との間に設けることが好ましい。

【0050】回転カラーフィルタ12は、1フレーム期間(1画面の表示期間=1垂直走査期間)内に各色光が複数回生成されるように回転する。1フレーム期間での回転量は1回転に満たなくても、所定回数の色光生成ができれば1回転未満でもよいが、本実施例においては1フレーム期間に1回転するものとする。もっとも、1フ

レーム期間に1回転以上して、所定回数の色光生成をしても構わない。いずれにしても色光生成部を構成する回転カラーフィルタ12は、その回転により、1フレーム期間内に複数の色光を生成して色光生成期間を定義する。さらに、各色光の色光生成期間は、1フレーム期間内でそれぞれ分割され、分割色光生成期間を各色光毎に有する。本発明では、この分割色光生成期間をカラーサブフレーム期間という。

【0051】また、このようなカラー画像生成装置10は、主に、マイクロプロセッサ17と、タイミングジェネレータ18と、フレームメモリ19と、サブフレーム変換回路20と、で構成される駆動回路21を備えている。このカラー画像生成装置10では、タイミングジェネレータ18で、回転カラーフィルタ12の回転駆動により設定されるカラーサブフレーム期間と、反射型の電気光学装置14で色画像生成(駆動)タイミングとを同期させて制御する。

【0052】次に、本実施形態1の動作の概略を説明する。まず、画像データを図示しないサンプリング回路でサンプリングさせる。そして、画像入力信号中の同期信号が、マイクロプロセッサ17およびタイミングジェネレータ18に送られる。それと同時に、画像データ中の画像データが、タイミングジェネレータ18によって制御されたタイミングでフレームメモリ19に書き込まれるようになっている。光源11から出射される白色光は、タイミングジェネレータ18により電気光学装置14の駆動タイミングに同期して回転する三色の回転カラーフィルタ12を透過する。これによって、光源光から赤色光、青色光、緑色光が順次生成され、集光レンズ13を介して反射型電気光学装置14に照射されるようになっている。このように照射されたそれぞれの色光は、電気光学装置14により光変調が施され投射レンズ15により拡大投射されて、スクリーン16に結像されてカラー画像表示を行なう。

【0053】本実施形態1のカラー画像生成装置10で用いる回転カラーフィルタ12は、図2に示すように、円を12分割した扇形形状の赤色用カラーフィルタ12R、緑色用カラーフィルタ12G、青色用カラーフィルタ12Bのそれぞれ4枚がR、G、Bの順を繰り返すように配置されて一体に設けられてなる。この回転カラーフィルタ12では、90度の角度の中にR、G、Bのカラーフィルタ12R、12G、12Bがグループを構成し、全体で4つのグループ(12R1、12G1、12B1)～(12R4、12G4、12B4)が配置されている。そして、本実施形態1では、この回転カラーフィルタ12の1回転する期間が電気光学装置14で生成される画像の1フレーム期間(1F)と同一となるように設定している。すなわち、1フレーム期間(1F)に1回転するように設定されている。なお、先に述べたように、このような回転カラーフィルタ12の1フレーム

期間 ( 1 F ) に対する回転数は、要望される階調レベルならびにカラーサブフレーム期間 ( s f ) の数に応じて適宜設定されるものであり、本実施形態 1 のように 1 フレーム期間 ( 1 F ) につき 1 回転するものに限定されない。

【 0054 】本実施形態 1 では、回転カラーフィルタ 12 を 1 フレーム期間 ( 1 F ) に 1 回転させた場合、図 1 に示す光源 11 からの光が、回転カラーフィルタ 12 を構成するそれぞれのカラーフィルタ 12 R ( 1 ~ 4 ) 、 12 G ( 1 ~ 4 ) 、 12 B ( 1 ~ 4 ) の 1 つを透過する時間がカラーサブフレーム期間 ( s f ) となる。本実施形態では、カラーフィルタの各色要素は  $90^\circ$  を 3 等分割した  $30^\circ$  の角度の幅を領域としてあり、回転スピードは一定であるので、各カラーサブフレーム期間 ( s f ) は同一長さの期間となっている。このカラーサブフレーム期間 ( s f ) 中は、カラーフィルタを透過して吸収・分離されて生成された所定の波長域の光が電気光学装置 14 の画像生成領域に入射する。

【 0055 】このように、1 フレーム期間 ( 1 F ) 内に、R、G、B のカラーフィルタのグループが n グループがある場合は、図 3 に示すように、回転カラーフィルタ 12 の回転によって設定される各色のカラーサブフレーム期間 ( s f ) に対応して、各色の画像生成が n 回 ( 本実施形態 1 では 4 回 ) まで行なわれる。なお、同図中 R S F ( 1 ~ n ) 、 G S F ( 1 ~ n ) 、 B S F ( 1 ~ n ) は、対応するカラーサブフレーム期間に各画素に書き込まれている各色光の画像データに応じて、画素の駆動がなされる期間を色光毎に示している。電気光学装置 14 の各画素は、ON と OFF の 2 値により色光を変調するパルス幅変調方式により各画素を ON 状態又は OFF 状態に駆動するようになっており、ON と OFF のパルス幅を画像データ ( 画像情報 ) に応じて変えることにより各色光の階調を各画素毎に生成する。例えば、ON 期間のみに色光を透過 ( 透過型電気光学装置の場合 ) 又は反射 ( 反射型電気光学装置の場合 ) するように画素を駆動して、ON 期間の長さに応じて色光を各画素毎に変調するようにする。

【 0056 】すなわち、赤色光であれば、パルス幅階調方式での階調の重み付け期間となる互いに異なる時間長の n 個のパルス幅 ( ON の時間幅 ) を、R S F 1 ~ R S F n の各期間に対応させて分散して位置づけている。例えば、R S F 1 に一番長いパルス幅を対応させて、R S F 1 の期間内に画素を一番長い時間 ON 状態に駆動する期間を設け、R S F 2 に二番目に長いパルス幅を対応させて、R S F 2 の期間内に画素を二番目に長い時間を ON 状態に駆動する期間を設け、同様に、n 個のパルス幅と R S F n までを一对一に割り当てていく。但し、パルス幅を対応させる順序は、長いパルス幅からでも短いパルス幅からでも、ランダムでも構わないが、順次長くなる又は短くなるように割り当てることが、画像データを

画素へ書き込む制御が行いやすい。同様に、他の色光においても、G S F ( 1 ~ n ) 、 B S F ( 1 ~ n ) に対して、パルス幅変調方式での階調の重み付け期間となる互いに異なる時間長の n 個のパルス幅 ( ON の時間幅 ) を割り当てて、各カラーサブフレーム期間において、異なる時間長で画素を ON 状態に駆動する。

【 0057 】このように、各カラーサブフレーム期間 ( s f ) には、これに同期して、電気光学装置 14 において、階調の重み付けにしたがって予め書き込まれた ON 又は OFF の一方の色画像データが全画素において読み出され、各画素がその画像データに応じて ON データであればそのサブフレーム期間に割り当てられた重み付け期間中に画素を駆動、OFF データであればこのサブフレーム期間中はその画素を非駆動とする。これにより、n 個のカラーサブフレーム期間を経過すると、どのカラーサブフレーム期間において、画素に ON データに基づき駆動されたかで、階調の重み付け期間の異なる n 個のパルス幅の組み合わせ (  $2^n$  の組み合わせ数 ) により、1 フレーム期間中での画素の ON 駆動期間が決まり、それにより各画素の階調 (  $2^n$  階調のいずれか ) が形成され、これを各サブフレーム期間にて全画素で駆動・非駆動することによって画像が生成される。なお、本実施形態では、図 2 に示すように各色のカラーフィルタ 12 R、12 G、12 B はそれぞれ 4 つあるため、それぞれの色光についての階調の重み付け期間は 4 種類のパルス幅となり、各色光について  $2^4 = 16$  階調を表現することができ、3 色により形成されるカラー画像は、4096 色の階調表示が行えることになる。

【 0058 】なお、対応するカラーサブフレーム期間 ( s f ) で読み出される色画像データは、そのカラーサブフレーム期間 ( s f ) に先行して点順次または線順次で全画素に書き込まれる。しかし、画像データの書き込みは、各カラーサブフレーム毎に全画素に対して行ってもよいし、画像データの書き換えが必要な画素のみに各カラーサブフレームに行ってもよい。各サブフレームにて必要とされる画像データは、そのサブフレームにおいて画素を ON 状態に駆動 ( ON ) するか OFF 状態に駆動 ( OFF ) とするか 2 値であるため、前のサブフレームとデータが異なる場合は書き換えが必要であるから、そのような制御を行っても構わない。

【 0059 】なお、本実施形態 1 で用いる電気光学装置 14 は、液晶ライトバルブの液晶装置として、例えば強誘電液晶や反強誘電液晶等の双安定性を有する液晶を用いたメモリー型液晶装置、 $\pi$ セルモードの液晶装置、水平配向型液晶を用いた液晶装置、垂直配向型液晶を用いた液晶装置、TN 液晶セルのセルギャップを狭く設定した液晶装置、OCB や ECB モード等の液晶の複屈折を用いた液晶装置、高分子分散型液晶等を用いた光散乱型液晶など、高速応答性を有する液晶装置を適用することができる。また、液晶装置ではない電気光学装置として

は、テキサスインスツルメント社が開発したDMDのようなマイクロ・ミラー・デバイスを適用することができる。

【0060】なお、高分子分散型液晶等を用いた光散乱型液晶装置の場合やマイクロミラーデバイスの場合には、偏光ビームスプリッタ9は不要であって、前者の場合は入射光を反射（透過型の場合は透過）と光散乱で変調して階調表示し、後者は入射光を反射するミラーの反射角度を画素毎に制御することにより投射レンズ15に反射するかアブソーバに吸収させるかで階調表示する。ただし、この場合、電気光学装置への入射光と反射光は斜め入射で斜め反射の関係で、照明系と投射光学系が配置される。

【0061】電気光学装置14として液晶パネルを用いた場合の構成について次に説明する。図14は液晶パネルの断面を示す図である。同図に示すように、この電気光学装置14は、例えばガラス、セラミックなどからなる支持基板22上に接着剤で固着されたパネル用基板（電気光学装置用基板）23と、このパネル用基板23上の画素領域（表示領域）を枠形状に囲むように配置されたシール材24を介してパネル用基板23に所定間隔をおいて対向配置された対向透明基板25とを有し、パネル用基板23と対向透明基板25との間のシール材24で形状された空隙に、液晶26が封入されてなる。液晶26としては、上記したように、周知のTN（Twisted Nematic）型液晶や、電圧無印加状態で液晶分子が略垂直配向する垂直配向型液晶や、電圧無印加状態で液晶分子がねじれずに略水平配向する水平配向型液晶や、高分子分散型液晶などの液晶を用いることができる。

【0062】対向透明基板25の対向内側面には、例えばITO（indium tin oxide）などの透明な導電性材料からなる対向電極（共通電極）27が、少なくとも表示領域に全体に互って形成されている。一方、パネル用基板23は、単結晶シリコン基板に後記するアクティブマトリクス回路や各種駆動回路が作り込まれ、かつ前記対向透明基板25と対向する表面側に画素電極28がマトリクス状に配置・形成されてなる。なお、画素電極28は、電極自体が光反射性を有する導電材料で形成してなる反射電極であるが、電極自体を光透過性電極として別途反射ミラーを基板側に配置する構成としてもよい。そして、各画素部分には、後述するように、カラーサブフレーム期間sfに対応する色画像データをデジタル値（Hレベル、Lレベル）として蓄積できる手段（サンプルホールド回路）を有している。なお、図4に示すように、パネル用基板23の画素領域（表示領域）周辺部には、不要な光入射を遮蔽する光遮蔽膜29が形成されている。また、パネル用基板23における、シール材24の外側の周辺部には、端子パッド30が配置・形成されるとともに、この端子パッド30には異方導電性接着剤31を介してフレキシブルテープ配線32の一端側が接

続されている。また、このフレキシブルテープ配線32の他端側は、上記したタイミングジェネレータ18やフレームメモリ19やサブフレーム変換回路20などに接続されている。

【0063】このような電気光学装置14では、画素電極28から液晶26に印加する実効電圧を画像データに応じて変化させることにより、液晶26での液晶分子の配列の変化に応じて入射光の偏光面や散乱度を変化させて反射・出射する。偏光面を変化させる場合は、入射光を偏光素子を介して入射し、反射光を偏光素子を介して投射レンズ15に導いて、光強度を画素毎に変調する。光散乱の変化の場合（液晶が高分子分散型などの場合）は、投射レンズ15の手前にスリットを設けてこれを通過させることにより、光強度を画素毎に変調する。

【0064】次に、上記した構成における各要素の作用・動作を説明する。例えば、光源11からの光が回転カラーフィルタ12の赤色領域（例えばカラーフィルタ12R1）を透過するタイミングより前に、タイミングジェネレータ18から供給される読み出しタイミング信号に応じてフレームメモリ19から、これよりも前の駆動周期において予め記憶させた赤色成分の色画像データが順次読み出されてサブフレーム変換回路20へ出力される。この赤色成分の色画像データを受けたサブフレーム変換回路20は、赤色成分の色画像データの階調レベルに応じて階調の重み付け期間（画素をON状態で駆動する期間を示す複数種類のパルス幅）を設定して、1フレーム期間1F内に配置された複数のカラーサブフレーム期間sfと、重み付け期間とを一对一に対応させ、期間を重ねるで略同期させるようにして、対応するカラーサブフレーム期間に先駆けて色画像デジタル信号（そのサブフレーム期間に設けられた階調の重み付けのパルス幅期間に画素をON状態で駆動するかどうかの2値の信号）を電気光学装置14側へ所定のタイミングで供給する。電気光学装置14側では、サブフレーム変換回路20から出力される、階調の重み付けにしたがってカラーサブフレーム期間との関係付けが行なわれた色画像デジタル信号の先行書き込みを行ない、光源11からの光が回転カラーフィルタ12の赤色領域（カラーフィルタ12R1）を透過するタイミングでデータの読み出しを行なって、回転カラーフィルタ12（12R1）で赤色光が生成される期間（Rカラーサブフレーム期間1sf）全体に互って全画素をON状態又はOFF状態に駆動する。タイミングジェネレータ18は、マイクロプロセッサ17の制御を受けて各構成要素のタイミングを同期させるようにタイミング制御する。電気光学装置14では、各画素毎に液晶26を駆動して赤色光を変調・反射し、これに伴って、赤色光の画像が生成されている。従って、画素毎に光強度の変調（液晶パネルを用いた場合は各画素の光強度は偏光素子を介して決定される）された赤色光は投射レンズ15に入射されスクリーン16に赤色光

の画像が投射表示される。そして、このような赤色光の画像は、1フレーム期間内で階調の重み付けで対応するように設定されたカラーサブフレーム期間 $s f$ 毎に生成されて、色画像の1フレーム期間分の投射表示が行なわれる。なお、この赤色光の画像の1フレーム分が生成される間の他の色のカラーサブフレーム期間には、階調の重み付けに対応して設定された他の色画像が生成される。

【0065】すなわち、回転カラーフィルタ12の緑色領域(12G1)を光源光が透過するタイミングでは、赤色光の場合と同様に、フレームメモリ19から緑色光用の画像データが読み出され、サブフレーム変換回路で階調の重み付けにしたがって所定のカラーサブフレーム期間( $s f$ )と関係付けが施された色画像データを出力する。この色画像データが入力されて、その色画像データに応じて電気光学装置14の各画素がその色画像データの書き込み、読み出しにより駆動される。この結果、電気光学装置10へ入射する緑色光を変調して、スクリーン16に緑色光の画像が投射表示される。また、回転カラーフィルタ12の青色領域(例えば12B1)を光源光が透過するタイミングでも同様である。このように、回転カラーフィルタ12の回転に伴って時間順次で生成される色光に対応する色画像が電気光学装置14で順次生成されて1フレーム分のカラー画像が表示されることになる。なお、色光生成の順序は本実施形態では、R、G、Bに設定したが、これに限定されるものではなく、いかなる順序でもよい。

【0066】本実施形態1のカラー画像生成装置10における電気光学装置14では、上記したようにカラーサブフレーム期間( $s f$ )に対応する色画像データ(デジタルデータ)を先行して書き込み、対応するカラーサブフレーム期間に対応する色画像データの読み出しを行なうような機能をもつパネル用基板(電気光学装置用基板)23備える。

【0067】以下、本実施形態1のカラー画像生成装置10に用いられる電気光学装置14のパネル用基板23の構成を説明する。

【0068】図5は本実施形態1における電気光学装置14としての反射型液晶パネルのパネル用基板(電気光学装置用基板)に作り込んだアクティブマトリクス液晶表示素子駆動回路を示す回路図、図6はそれに含まれる画素回路を示す回路図、図7は画素回路の動作を説明するためのタイミングチャート、図8はアクティブマトリクス液晶表示素子駆動回路の動作を説明するためのタイミングチャートである。

【0069】本実施形態1で用いる反射型液晶パネル用基板23は、単結晶半導体基板の主面に能動素子や容量素子を作り込み、その上に層間絶縁膜と導電層を交互に積み重ねて成膜し、平面的には主体的な面積を占める画素領域にマトリクス状に配列された多数の矩形の画素電

極(反射電極)28を有するものである。

【0070】図5に示すアクティブマトリクス液晶表示素子駆動回路50は、半導体基板の画素領域の直下に作り込んだアクティブマトリクス回路51と、上記したサブフレーム変換回路20からシリアル転送で入来する色画像デジタル信号(Data)をアクティブマトリクス回路51の画素列毎1本宛の信号電極(X)X1~X $m$ に送り込むための信号線駆動回路(Xドライバ)52と、アクティブマトリクス回路51の画素行を選択するための画素行毎4本宛の走査電極Y1(Y11~Yn1), Y2(Y12~Yn2), Y3(Y13~Yn3), Y4(Y14~Yn4)に選択タイミング信号を送り込むための走査線駆動回路(Yドライバ)53とを有している。信号線駆動回路52と走査線駆動回路53とはアクティブマトリクス回路51に対する周辺回路を構成している。

【0071】信号線駆動回路52は、シリアル信号の色画像デジタル信号(Data)を画素選択期間毎に信号電極X1~X $m$ に順次振り分けるための $n$ 個並列接続のスイッチ素子である絶縁ゲート型電界効果トランジスタ(以下、MOSFETという。)を持つ画素信号サンプリング回路52aと、シフトクロックCLXとラッチパルスDXを基に各スイッチ素子にスイッチ駆動タイミングパルス $\phi H1 \sim \phi Hm$ を順次的に生成する信号線シフトレジスタ(Xシフトレジスタ)52bとから成る。走査線駆動回路53は、シフトクロックCLYと走査スタートパルス(フレーム開始パルス)DYとを基に画素行に行駆動タイミングパルス $\phi V1 \sim \phi Vn$ を順次的に生成する走査線シフトレジスタ(Yシフトレジスタ)53aを有しており、さらに、行駆動タイミングパルス $\phi V1 \sim \phi Vn$ と液晶交流化信号(フレーム毎に切り換わる信号)FRとに基づいて画素行毎4本宛の走査電極Y1, Y2, Y3, Y4のいずれかを選択するための選択タイミングパルス $\Phi 1 \sim \Phi 4$ を生成する選択タイミング回路53bとを備えてなる。

【0072】アクティブマトリクス回路51は、列方向に延在する信号電極Xと行方向に延在する走査電極Yのマトリクス交点部のそれぞれにおいて、図6に示す画素回路55が作り込まれている。この画素回路55は、信号電極Xに送り込まれた色画像デジタル信号V(HレベルまたはLレベル)の奇数サブフレーム色画像デジタル信号V(O)と偶数サブフレーム色画像デジタル信号V(E)とを交互にサンプルホールドするサンプルホールド回路56と、サンプルホールド回路56から奇数サブフレーム色画像デジタル信号V(O)と偶数サブフレーム色画像デジタル信号V(E)とをサブフレーム切り換えの度に交互に読み出して画素電極28を電圧駆動で画素駆動を行う画素駆動回路57とからなる。

【0073】サンプルホールド回路56は、第1のサンプルホールド回路56aと第2のサンプルホールド回路56bとからなり、第1のサンプルホールド回路56a

は、信号電極Xに電氣的に接続するソースSと第1の走査電極Y1に電氣的に接続するゲートGとを持つN型の第1のMOSFET（絶縁ゲート電界効果トランジスタ）T1と、そのドレインDに電氣的に接続された第1の保持容量C1とからなる。また、第2のサンプルホールド回路56bも同様な構成であって、信号電極Xに電氣的に接続するソースSと第2の走査電極Y2に電氣的に接続するゲートGとを持つN型の第2のMOSFET（T2）と、そのドレインDに電氣的に接続された第2の保持容量C2とから成る。

【0074】本実施形態1の画素駆動回路57は、第1の保持容量C1に電氣的に接続するソースSと第3の走査電極Y3に電氣的に接続するゲートGとを持つN型の第3のMOSFET（T3）と、第2の保持容量C2に電氣的に接続するソースSと第4の走査電極Y4に電氣的に接続するゲートGとを持つN型の第4のMOSFET（T4）と、第3のMOSFET（T3）および第4のMOSFET（T4）のドレインDに電氣的に接続するゲートGと画素駆動電源Vddに電氣的に接続するドレインDと画素電極28に電氣的に接続するソースSとを持つN型の第5のMOSFET（T5）とからなる。第3のMOSFET（T3）と第4のMOSFET（T4）は、第1の保持容量C1から奇数サブフレーム色画像デジタル信号V（O）と第2の保持容量C2から偶数サブフレーム色画像デジタル信号V（E）とをサブフレーム切り換えの度に交互に読み出す信号読み出し手段を構成しており、第5のMOSFET（T5）は、読み出された奇数サブフレーム色画像デジタル信号V（O）と偶数サブフレーム色画像デジタル信号V（E）とに応じて画素電極28に対し画素駆動電圧Vddを印加する共通画素駆動手段を構成している。

【0075】選択タイミング回路53bの構成は後述するが、選択タイミング回路53bからは図7に示す選択タイミングパルスΦ1～Φ4が生成される。奇数カラーサブフレーム期間1sfにおいて第1の書き込みタイミングパルスΦ1が第1の走査電極Y1上に生成すると、第1のサンプルホールド回路56aの第1のMOSFET（T1）が開成して信号電極X上の奇数サブフレーム色画像デジタル信号V（O）をサンプリングし、その信号V（O）が第1の保持容量C1に書き込まれる。その直後の偶数カラーサブフレーム期間2sfにおいて第2の書き込みタイミングパルスΦ2が第2の走査電極Y2上に生成すると、第2のサンプルホールド回路56bの第2のMOSFET（T2）が開成して信号電極X上の偶数サブフレーム色画像デジタル信号V（E）をサンプリングし、その信号V（E）が第2の保持容量C2に書き込まれる。奇数サブフレーム色画像デジタル信号V（O）は奇数カラーサブフレーム期間1sfにおいてすべての画素の画素回路55の第1の保持容量C1に点順次で書き込まれ、偶数サブフレーム色画像デジタル信号V

（E）は偶数カラーサブフレーム期間2sfにおいてすべての画素の画素回路55の第2の保持容量C2に点順次で書き込まれる。このようなカラーサブフレーム期間毎の交互書き込み動作と同時並行して、奇数カラーサブフレーム期間1sfに亘って第2の書き込みタイミングパルスΦ4が第4の走査電極Y4上に発生し続けているため、第4のMOSFET（T4）の開成により第2の保持容量C2に一時保持されていた偶数サブフレーム色画像デジタル信号V（E）が読み出されるので、その偶数サブフレーム色画像デジタル信号V（E）により第5のMOSFET（T5）が導通し、画素電極28に電氣的に接続する液晶セルLCが駆動される。また、偶数カラーサブフレーム期間2sfに亘って第1の書き込みタイミングパルスΦ3が第3の走査電極Y3上に発生し続けているため、第3のMOSFET（T3）の開成により第1の保持容量C1に一時保持されていた奇数サブフレーム色画像デジタル信号V（O）が読み出されるので、その奇数サブフレーム色画像デジタル信号V（O）により第5のMOSFET（T5）が導通し、画素電極28に電氣的に接続する液晶セルLCが駆動される。液晶装置においては液晶セルLCは画素電極28を介してON状態又はOFF状態に駆動される画素となる。

【0076】本実施形態1の書き込み方式は点順次方式であるが、その書き込み順次はサンプルホールド回路56に留まるに過ぎず、画素駆動順次としては顕在化しない。このため、全画素一斉のサブフレーム切り換え表示ができ、表示画面の不均一を解消できる。画素数の多少に無関係で、高画質の大画面化または高精細化を実現できる。後サブフレームのサンプルホールド動作の間に前サブフレームの全画素の同時静止表示が実現できるため、表示時間と書き込み時間が相反せず、表示時間の長期化を実現でき、より一層の高画質化を達成できる。また、書き込み期間も長くできるため周辺回路構成の簡素化を実現できる。

【0077】図7に示す選択タイミングパルスΦ1～Φ4を生成するための選択タイミング回路53bは、図5に示すように、液晶交流化信号FRをカラーサブフレーム毎に反転するインバータINVと、各画素行において、Yシフトレジスタ53aからの行駆動タイミングパルスφV（φV1～φVn）を一方入力とし液晶交流化信号FRを他方入力とするアンド（AND）ゲートA1およびYシフトレジスタ53aからの行駆動タイミングパルスφV（φV1～φVn）を一方入力としインバータ出力（FRバー）を他方入力とするアンド（AND）ゲートA2とからなる。アンドゲートA1の出力は第1の走査電極Y1に、アンドゲートA2の出力は第2の走査電極Y2に、インバータ出力（FRバー）は第3の走査電極Y3に、交流化信号FRは第4の走査電極Y4に、それぞれ供給されている。2つのアンドゲートA1、A2は第1の走査電極Y1と第2の走査電極Y2とをカラーサ

ブフレーム期間毎に交互に択一する走査電極選択回路に相当している。

【0078】本実施形態1では、上記したように、回転カラーフィルタ12によって規定されるカラーサブフレーム期間1F内に12のカラーサブフレーム期間(1sf、2sf…12sf)が含まれている。図8に示すように、例えば、1フレーム期間1Fの最初に位置する1番目のカラーサブフレーム期間1sfにおいて、液晶交流化信号FRが立ち上がると、図7に示すように第2の読み出しタイミングパルス $\phi_4$ が生成し、各画素回路55の第4のMOSFET(T4)が開成すると共に、第1の読み出しタイミングパルス $\phi_3$ が消滅して第3のMOSFET(T3)が閉成する。このカラーサブフレーム期間1sfにおいてはYシフトレジスタ53aから行駆動タイミングパルス $\phi_{V1} \sim \phi_{Vn}$ が順次的に生成する。このカラーサブフレーム期間1sfにおいて画素第1行に発生した行駆動タイミングパルス $\phi_{V1}$ と液晶交流化信号FRの高レベルとにより画素第1行のアンドゲートA1がオンとなり、第1の書き込みタイミングパルス $\phi_1$ が生成し、第1のMOSFET(T1)が開成する。同様に、行駆動タイミングパルス $\phi_{V2} \sim \phi_{Vn}$ が水平期間ごと順次生成する度に、その画素行に第1の書き込みタイミングパルス $\phi_1$ が生成して第1のMOSFET(T1)が開成する。

【0079】次に、画素第2行目の第1の書き込みタイミングパルス $\phi_1$ が生成する水平期間内において、Xシフトレジスタ52bがシフトクロックCLXに同期してスイッチ駆動タイミングパルス $\phi_{H1} \sim \phi_{Hm}$ を順次的に発生するため、サンプリング回路52aがシリアル信号の色画像デジタル信号(Dat a)を直並列変換して色画像デジタル信号V1~Vmを画素列毎の信号電極X1~Xmに振り分ける。スイッチ駆動タイミングパルス $\phi_{H1}$ が発生すると、信号電極X1上の色画像デジタル信号V1は、画素第2行の第1列の画素回路55の第1のMOSFET(T1)を介してその第1の保持容量C1に書き込まれる。次に、スイッチ駆動タイミングパルス $\phi_{H2}$ が発生すると、信号電極X2上の色画像デジタル信号V2は、画素第2行の第2列の画素回路55の第1のMOSFET(T1)を介してその第1の保持容量C1に書き込まれる。最後に、スイッチ駆動タイミングパルス $\phi_{Hm}$ が発生すると、信号電極Xm上の色画像デジタル信号Vmは、画素第2行の第m列の画素回路55の第1のMOSFET(T1)を介してその第1の保持容量C1に書き込まれる。

【0080】このようにしてすべての画素回路55の第1の保持容量C1に1番目のカラーサブフレーム期間1sfの色画像デジタル信号V(O)が点順次で書き込まれると、次の2番目のカラーサブフレーム期間2sfにおいては、図8に示すように、液晶交流化信号FRが立ち下がり、図7に示すように第1の読み出しタイミング

パルス $\phi_3$ が生成し、各画素回路55の第3のMOSFET(T3)が開成すると共に、第2の書き込みタイミングパルス $\phi_4$ が消滅して第4のMOSFET(T4)が閉成する。このため、すべての画素回路55の第1の保持容量C1に1番目のカラーサブフレーム期間1sfで書き込まれた各行の画素信号V1~Vmが第4のMOSFET(T4)を介して読み出され、各行の画素信号V1~Vmに応じて第5のMOSFET(T5)が開成し、画素電極28に電氣的に接続する液晶セルLCが一斉に駆動される。

【0081】また、図8に示すように、このカラーサブフレーム期間2sfにおいてもYシフトレジスタ53aから行駆動タイミングパルス $\phi_{V1} \sim \phi_{Vn}$ が順次的に生成する。このカラーサブフレーム期間2sfにおいて画素第1行に発生した行駆動タイミングパルス $\phi_{V1}$ とインバータ出力(FRバー)のHレベルとにより画素第1行のアンドゲートA2がオンとなり、第2の書き込みタイミングパルス $\phi_2$ が生成し、第2のMOSFET(T2)が開成すると共に、第1のMOSFET(T1)が閉成する。同様に、行駆動タイミングパルス $\phi_{V2} \sim \phi_{Vn}$ が水平期間ごと順次生成するたびに、その画素行に第2の書き込みタイミングパルス $\phi_2$ が生成して第2のMOSFET(T2)が開成する。

【0082】ここで例えば、画素第2行目の第2の書き込みタイミングパルス $\phi_2$ が生成する水平期間において、Xシフトレジスタ52bがシフトクロックCLXに同期してスイッチ駆動タイミングパルス $\phi_{H1} \sim \phi_{Hm}$ を順次的に発生するため、サンプリング回路52aがシリアル信号の色画像デジタル信号(Dat a)を直並列変換して色画像デジタル信号V1~Vmを画素列毎の信号電極X1~Xmに振り分ける。各信号電極X1~Xm上の画素信号V1~Vmは、画素第2行のすべての画素回路55の第2のMOSFET(T2)が水平期間に亘り開成しているため、前述したように、第2のMOSFET(T2)を介して第2の保持容量C2に点順次で書き込まれる。このカラーサブフレーム期間2sfの各行の画素信号V1~Vmは、次の奇数カラーサブフレーム期間(3sf)で一斉に読み出され、全画素が一斉駆動される。同様に、カラーサブフレーム期間(4sf)以後も同様の動作が行なわれる。

【0083】本実施形態1では、回転カラーフィルタ12で規定されるカラーサブフレーム期間1sf~12sfにそれぞれ対応する色画像生成が階調の重み付けにしたがって選択的に行なわれる。そして、各カラーサブフレーム期間sfでは先行して書き込まれた色画像データが対応する色のカラーサブフレーム期間sf全体に亘って読み出し・色画像生成されるため、選択されたカラーサブフレーム期間sfに生成される色画像の輝度を大幅に向上することができる。また、1フレーム期間1F内でカラーサブフレーム期間sfを選択することで、画像

の階調表示を確実にこなうことができる。なお、本実施形態1は、1フレーム期間1F内のカラーサブフレーム期間sfが偶数である例であるが、1フレーム期間1F内のカラーサブフレーム期間数が奇数であっても、カラーサブフレーム期間sfに対応する色画像データを時間順次で書き込むことができるため、何ら支障はない。

【0084】(実施形態2)図9は本発明に係るカラー画像生成装置の実施形態2に用いられる回転カラーフィルタを示す正面図であり、図10は本実施形態2における色光生成と各色画像生成のタイミングを示すタイミングチャートである。なお、本実施形態2は、上記した実施形態1の構成に対して回転カラーフィルタ12の構成が異なるものであり、異なる点のみを説明する。また、上記実施形態1と同一部分には同一の符号を付し、その説明は省略する。

【0085】本実施形態2のカラー画像生成装置で用いる回転カラーフィルタ120は、図9に示すように、3つの角度幅をもつグループからなり、角度幅が最も狭い扇形形状のカラーフィルタ120R1、120G1、120B1のグループと、このグループのカラーフィルタより角度幅の広い扇形形状のカラーフィルタ120R2、120G2、120B2のグループと、角度幅の最も広い扇形形状のカラーフィルタ120R3、120G3、120B3のグループとからなり、これらが円を構成するように一体的に設けられてなる。そして、本実施形態2においても上記した実施形態1と同様に、この回転カラーフィルタ120の1回転する期間が電気光学装置14で生成される画像の1フレーム期間(1F)と同一となるように設定している。すなわち、1フレーム期間(1F)に1回転するように設定されている。なお、このような回転カラーフィルタ120の1フレーム期間(1F)に対する回転数は、要望される階調レベルならびにカラーサブフレーム期間(sf)の数に応じて適宜設定されるものであり、1フレーム期間(1F)につき1回転するものに限定されない。

【0086】本実施形態2では、回転カラーフィルタ120を1フレーム期間(1F)に1回転させた場合、光源11からの光が、回転カラーフィルタ120を構成するそれぞれのカラーフィルタ120R(1~3)、120G(1~3)、120B(1~3)の1つを透過する時間がカラーサブフレーム期間(sf)となる。このカラーサブフレーム期間(sf)中は、異なるグループ間では時間の長さが異なる。

【0087】そして、図10のタイミングチャートに示すように、各色のカラーサブフレーム期間(sf)に対応して、各色の画像生成が3回まで行なわれる。なお、同図中RSF(1~3)、GSF(1~3)、BSF(1~3)は、対応するカラーサブフレーム期間に読み出される画像データが生成される色画像生成側のサブフレーム期間を示している。本実施形態2では、回転カラ

ーフィルタ120の構成に起因して、3つの異なる長さのカラーサブフレーム期間sfが設定されているため、それぞれの画像生成の際に、1フレーム期間内においてこれらの長さの異なるカラーサブフレーム期間sfの選択の仕方により、効率のよい階調表現を行なうことができる。また、このようにカラーサブフレーム期間sfの3つの長さを設定したことに伴い、色画像デジタル信号の出力タイミングや、画素部分における色画像デジタル信号の書き込みタイミング並びに読み出しタイミングは、適宜設定が変更されている。なお、本実施形態2における他の構成は、上記した実施形態1と同様である。また、本実施形態2における他の作用・効果は上記した実施形態1と同様である。

【0088】なお、本実施形態2では、時間の長さの異なる3つのカラーサブフレーム期間sfを設定したが、2つの時間の長さの異なるカラーサブフレーム期間や4つ以上の時間の長さの異なるカラーサブフレーム期間を設定してもよい。例えば、カラーサブフレーム期間の数nが8であれば、8つのカラーサブフレーム期間の長さの比率を、それぞれ2のn乗(nは0以上の整数)のいずれかとなるように、期間の長さの比が、1(=2<sup>0</sup>):2(=2<sup>1</sup>):4(=2<sup>2</sup>):8(=2<sup>3</sup>):16(=2<sup>4</sup>):32(=2<sup>5</sup>):64(=2<sup>6</sup>):128(=2<sup>7</sup>)となるようにすることで、最大階調数Hmaxを256実現することができる。すなわち、1フレーム期間内のそれぞれの色光の生成期間を構成する複数のカラーサブフレーム期間のそれぞれの時間の長さは、1フレーム期間内で生成されるそれぞれの色の色光の割り当て時間をCTとして、最大階調数をHmaxとすると、 $CT \cdot 2^m / H_{max}$ を満足するいずれかの長さとなる。そして、このようなカラーサブフレーム期間の比を設定するために、回転カラーフィルタ120のそれぞれのカラーフィルタの角度幅を設定すればよい。また、本実施形態2では、回転カラーフィルタ120において同一角度幅のカラーフィルタのグループ内での順序を一定に設定したが、例えば図11に示す回転カラーフィルタ120Aのように、角度幅の異なるカラーフィルタを不定の順序に設定してもよい。この例では、効率のよい階調表現が行なえるとともに、知覚されやすい色を目立ちにくくすることが可能になるという効果がある。

【0089】(実施形態3)図12は本発明に係るカラー画像生成装置およびカラー画像生成方法の実施形態3を示している。本実施形態3は、表示画面前側方(図12では上方)に照明装置(フロントライト)を備える直視型のカラー画像生成装置に本発明を適用したものである。この実施形態3は、前側方から色順次で出射される三色光がカラーサブフレーム期間に生成され、画像生成部としての電気光学装置での色画像生成のタイミングが各色光のカラーサブフレーム期間に一致するように設定されたものである。



【0090】図12に示すように、本実施形態3のカラー表示装置100は、色切替え式の照明装置101と、電気光学装置102と、これら照明装置101および電気光学装置102とを駆動・制御する駆動回路103と、を備えてなる。図12では、照明装置101を前側方に配置しているため、反射型電気光学装置としており、上記した実施形態1と同様に反射型液晶表示装置を用いている。

【0091】色切替え式照明装置101の構成は、例えば、赤発光光源101Rと緑発光光源101Gと青発光光源101Bと、これらから出射される色光を電気光学装置102の表示画面に向けて反射するリフレクタ104と、を備えている。なお、これら光源101R、101G、101Bは、冷陰極管、熱陰極管などの蛍光管、EL（エレクトロルミネッセンス）発光素子、LEDなど各種の色光の発光源を適用することが可能である。

【0092】反射型電気光学装置102の構成は、実施形態1で説明した構成と同様であるため説明を省略する。

【0093】駆動回路103は、マイクロプロセッサ105と、タイミングジェネレータ106と、フレームメモリ107と、サブフレーム変換回路108と、光源色スイッチャ109と、光源用電源110とを備えている。このカラー画像生成装置100では、タイミングジェネレータ106で光源色スイッチャ109の切替えタイミングと電気光学装置102の色画像生成タイミングを制御する。まず、画像データを図示しないサンプリング回路でサンプリングさせると共に、画像入力信号中の同期信号は、マイクロプロセッサ105およびタイミングジェネレータ106に送られる。それと同時に、画像データ中の画像データがタイミングジェネレータ106によって制御されたタイミングでフレームメモリ107に書き込まれるようになっている。色切替え式の照明装置101は、電気光学装置102の各色画像の生成タイミングに同期するように、タイミングジェネレータ106により制御される光源色スイッチャ109で、赤発光光源101R、緑発光光源101G、青発光光源101Bが時間順次に繰り返し点灯される。このようにして照明装置101によって、表示色画像と同一の色順次で色光が生成されて反射型の電気光学装置102に照明されるようになっている。このように照射されたそれぞれの色の色光（表示用光）は、電気光学装置102により光変調が施されつつ反射されて色順次でカラー画像表示を行なう。

【0094】例えば、照明装置101が赤色光を発光するように、タイミングジェネレータ106からは光源色スイッチャ109に光源切替えタイミング信号が供給され、選択された光源に対して光源用電源110から電源供給がなされて赤色光光源101Rが点灯する。この光源色スイッチャ109での切替えタイミングに同期する

ように、タイミングジェネレータ106からは読み出しタイミング信号がフレームメモリ107に供給され、これよりも前の駆動周期において予め記憶させた赤色成分の画像データが順次読み出され、その画像データを受けするサブフレーム変換回路108は赤色成分用の色画像の階調の重み付けに応じて、照明装置101で設定された対応するカラーサブフレーム期間に先駆けて電気光学装置102へ色画像デジタル信号を出力する。この色画像デジタル信号を受けする電気光学装置102では、各画素部分に色画素デジタル信号の書き込みを行ない、対応するカラーサブフレーム期間に同期したこのカラーサブフレーム期間全体に互って赤色用の色画像の生成を行なう。また、タイミングジェネレータ106は、マイクロプロセッサ105の制御を受けて各構成要素のタイミングを同期させるようにタイミング制御するものである。電気光学装置102では、各画素毎に赤色光を変調し、赤色光の画像が生成されている。従って、画素毎に光強度の変調された赤色光によって画像が表示画面に表示される。

【0095】次に、照明装置101で緑色光光源101Gを点灯させるタイミングでは、赤色光の場合と同様に、フレームメモリ107から緑色光用の画像データが読み出されサブフレーム変換回路108で階調の重み付けに応じてカラーサブフレーム期間との関係付けを行なって、電気光学装置102へ色画像デジタル信号を出力する。それに応じて電気光学装置102の各画素部分では、その色画像デジタル信号を、対応するカラーサブフレーム期間に先駆けて書き込み、対応するカラーサブフレーム期間に同期して読み出しを行なって色画像生成を行なう。これに伴いこの画素電極と共通電極とに挟持された液晶は青色光を変調して、電気光学装置102の表示画面に対応するカラーサブフレーム期間に一斉に緑色光の画像が表示される。次に、照明装置101で青色光光源101Bが点灯するタイミングでも、同様である。このように、三色の色光の色画像が電気光学装置102で対応するカラーサブフレーム期間順次に生成されて、これを1フレーム期間内でサイクリックに繰り返すことにより、カラー画像が表示されることになる。

【0096】なお、本実施形態3のカラーサブフレーム期間sfの色光生成のタイミングおよび色画像生成タイミングは上記した実施形態1と同様に図3に示すようなタイミングとしてもよいし、上記した実施形態2と同様に図10に示すように、各グループのカラーサブフレーム期間sfの時間長さが互いに異なる長さとしてこれらのカラーサブフレーム期間に色画像生成を同期させるタイミングとしてもよい。そして、カラーサブフレーム期間のグループの数は限定されるものではない。また、カラーサブフレーム期間の数は、1フレーム期間内で色毎に異なる数としてもよい。さらに、カラーサブフレーム期間の色の発生順序は、R、G、Bの順序に限定される

ものではなく、いかなる順序でも構わない。

【0097】(実施形態4)図13は本発明の実施形態4に係るカラー画像生成装置で用いる電気光学装置(反射型液晶パネル)のためのパネル用基板に作り込んだアクティブマトリクス液晶表示素子駆動回路を示す回路図である。本実施形態4では、重み付けされて時間順次に生成される色画像デジタル信号を、奇数サブフレーム用Yシフトレジスタと偶数サブフレーム用Yシフトレジスタとを用いて交互に画素部分で書き込み・読み出しを行なうことを特徴としている。すなわち、1フレーム期間1F内に時間順次で並ぶ複数のカラーサブフレーム期間sfの生成順序に応じて奇数番目のカラーサブフレーム期間と偶数番目のカラーサブフレーム期間とを異なるYシフトレジスタを用いて交互に画素部分を制御する。なお、本実施形態4は、上記した実施形態1における電気光学装置14(図4を参照)と同様の構成の反射型液晶パネルを用いるものであり、この電気光学装置14のパネル用基板(電気光学装置用基板)23に作り込んだアクティブマトリクス液晶表示素子駆動回路が実施形態1と異なる。図13において実施形態1の構成と同一部分には同一参照符号を付して説明する。

【0098】本実施形態4のパネル用基板23は、実施形態1と同様に、単結晶半導体基板(例えば20mm角)の主面に能動素子や容量素子を作り込み、その上に層間絶縁膜と導電層を交互に積み重ねて成膜し、平面的には主体的な面積を占める画素領域にマトリクス状に配列された多数の矩形の画素電極(反射電極)28を有するものである。

【0099】また、本実施形態4のアクティブマトリクス液晶表示素子駆動回路60は、実施形態1と同様なアクティブマトリクス回路51および信号線駆動回路(Xドライバ)52を有している。走査線駆動回路は実施形態1のものと多少異なる構成を有している。画素行毎4本宛の走査電極Y1、Y2、Y3、Y4のうち、第3の走査電極Y3上の第1の読み出しタイミングパルスΦ3としては液晶交流化信号(フレーム毎に切り換わる信号)FRが、また、第4の走査電極Y4上の第2の読み出しタイミングパルスΦ4としては液晶交流化信号FRをインバータINVで反転した出力(FRバー)が、それぞれ利用されている点は、実施形態1と同じである。

【0100】しかし、第1の走査電極Y1に供給する第1の書き込みタイミングパルスΦ1と第2の走査電極Y2に供給する第2の書き込みタイミングパルスΦ2とを生成するための書き込みタイミング回路の構成が異なっている。この書き込みタイミング回路は、シフトクロックCLYと奇数フレーム開始パルスDY1に基づき奇数カラーサブフレーム期間中に第1の書き込みタイミングパルスφ11〜φ1nを各画素行に順次的にそれぞれ第1の走査電極Y1を介して生成する奇数フレーム用Yシフトレジスタ53aaと、シフトクロックCLYと偶数フレーム開

始パルスDY2に基づき偶数カラーサブフレーム期間中に第2の書き込みタイミングパルスφ21〜φ2nを各画素行に順次的にそれぞれ第2の走査電極Y2を介して順次的に生成する偶数フレーム用Yシフトレジスタ53abとから成る。

【0101】このような奇数フレーム用Yシフトレジスタ53aaと偶数フレーム用Yシフトレジスタ53abを有するアクティブマトリクス液晶表示素子駆動回路60においても、各画素行に対する書き込みタイミングパルスΦ1、Φ2の生成は実施形態1のそれと変わらないので、実施形態1と同様な作用効果を得ることができる。これに加え、フィールド毎でY側のシフトスピードが変えられるので、インターレース信号の補間処理等に対して便利である。

【0102】以上、本実施形態4で用いる電気光学装置14のパネル用基板23の構成・動作について説明したが、本実施形態4のカラー画像生成装置における他の構成は上記した実施形態1と同様であり、その作用・効果は同様である。

【0103】(実施形態5)図14は本発明の実施形態5に係るカラー画像生成装置における電気光学装置(反射型液晶パネル)のパネル用基板に作り込んだアクティブマトリクス液晶表示素子駆動回路を示す回路図、図15はそのタイミング回路の動作を説明するタイミングチャートである。なお、図14において実施形態1の構成と同一部分には同一参照符号を付して説明する。

【0104】本実施形態5のパネル用基板も、単結晶半導体基板(例えば20mm角)の主面に能動素子や容量素子を作り込み、その上に層間絶縁膜と導電層を交互に積み重ねて成膜し、平面的には主体的な面積を占める画素領域にマトリクス状に配列された多数の矩形の画素電極(反射電極)28を有するものである。

【0105】本実施形態5のアクティブマトリクス液晶表示素子駆動回路70は、実施形態1と同様なアクティブマトリクス回路51、信号線駆動回路(Xドライバ)52およびYシフトレジスタ53aを有している。本実施形態5においては、1フルフレーム期間1FにR、G、Bのカラーサブフレーム期間sfが時間順序に含まれている。

【0106】実施形態1の読み出しタイミング回路としては、間空き読み出しタイミング回路53abを設けている。この間空き読み出しタイミング回路53abは、ブランキング期間設定クロックBCKをクロック入力CKとするとともにカラーサブフレーム毎に切り換わる液晶交流化信号FR'をデータ入力DとするD型フリップフロップ(FF)と、その液晶交流化信号FR'とD型フリップフロップ(FF)の出力Qを入力とするアンド(AND)ゲートA3およびノア(NOR)ゲートN1とから成る。

【0107】色画像デジタル信号(Data)はRカラ

ーサブフレーム、GカラーサブフレームおよびBサブフレームの順でシリアル転送されるため、画素回路55では、図15に示すように、Rカラーサブフレームの読み出し駆動期間にGカラーサブフレームの書き込み動作が実行され、次のGカラーサブフレームの読み出し駆動期間にBカラーサブフレームの書き込み動作が実行され、そして次のBカラーサブフレームの読み出し駆動期間にRカラーサブフレームの書き込み動作が実行される。

【0108】ブランキング期間設定クロックBCKとサブフレーム毎交番する液晶交流化信号FR'がD型フリップフロップ(FF)に入力されているため、液晶交流化信号FR'が立ち上がると、D型フリップフロップ(FF)の出力Qは液晶交流化信号FR'の立ち上がり時点からブランキング期間Tbだけ遅延した時点で立ち上がるので、ノア(NOR)ゲートN1の出力RE2は液晶交流化信号FR'の立ち上がりに同期して立ち下がり、アンドゲートA3の出力RE1は出力Qの立ち上がりに同期して立ち上がる。出力RE1は第1の読み出しタイミングパルスΦ3'として第3の走査電極Y3を介して第3のMOSFET(T3)のゲートに供給され、出力RE2は第2の読み出しタイミングパルスΦ4'として第4の走査電極Y4を介して第4のMOSFET(T4)のゲートに供給されているため、第4のMOSFET(T4)が閉成する時点からブランキング期間Tbだけ空けて第3のMOSFET(T3)が開成する。従って、フレーム期間切り換え時に第4のMOSFET(T4)と第3のMOSFET(T3)とが同時に閉成するため、B信号とR信号の混成が起こらず、また色相照明装置切り換え時の加色混合を拾わない。

【0109】液晶交流化信号FR'が立ち下がると、D型フリップフロップ(FF)の出力Qは液晶交流化信号FR'の立ち下がり時点からブランキング期間Tbだけ遅延した時点で立ち下がるので、アンドゲートA3の出力RE1は液晶交流化信号FR'の立ち下がりに同期して立ち下がり、ノアゲートN1の出力RE2は出力Qの立ち下がりに同期して立ち上がる。このため、第3のMOSFET(T3)が閉成する時点からブランキング期間Tbだけ空けて第4のMOSFET(T4)が開成する。従って、サブフレーム切り換え時に第4のMOSFET(T4)と第3のMOSFET(T3)とが同時に閉成するため、R信号とG信号の混成が起こらず、また色相照明装置切り換え時の加色混合を拾わない。同様に、G信号とB信号の混成が起こらず、また色相光源切り換え時の加色混合を拾わない。

【0110】このように、本実施形態5では、ブランキング期間Tbを空けて第4のMOSFET(T4)と第3のMOSFET(T3)とが排他的に開閉するため、両者が貫通することがなく、保持信号どうしの混成が発生しないばかりか、色相照明装置切り換え時の加色混合を拾わないため、高画質のカラー表示ができる。このよ

うに、間空き読み出しタイミング回路53abを構成に加えることで、色順次のフィールドシーケンシャル方式において特に良好なカラー画像生成を行なうことが可能となる。また、フレーム切り換え時に第4のMOSFET(T4)と第3のMOSFET(T3)との同時開成を確実に無くすことで、フレーム切り換え時の保持信号どうしの混成を防止することができる。

【0111】なお、本実施形態5における他の構成は、上記した実施形態1と同様であるため、実施形態1同様の作用・効果を奏することができる。

【0112】(実施形態6)図16は本発明の実施形態6に係るカラー画像生成装置における電気光学装置のパネル用基板に作り込んだアクティブマトリクス液晶表示素子駆動回路80を示す回路図、図17(A)はその画素回路を示す回路図、図17(B)はその画素回路の動作を説明するためのタイミングチャートである。なお、図16において実施形態1の構成と同一部分には同一参照符号を付し、その説明は省略する。

【0113】本実施形態6のパネル用基板も単結晶半導体基板(例えば20mm角)の主面に能動素子や容量素子を作り込み、その上に層間絶縁膜と導電層を交互に積み重ねて成膜し、平面的には主体的な面積を占める画素領域にマトリクス状に配列された多数の矩形の画素電極(反射電極)28を有するものである。

【0114】本実施形態6のアクティブマトリクス液晶表示素子駆動回路80は、図5に示す実施形態1と同様に、信号線駆動回路(Xドライバ)52、Yシフトレジスタ53aを備えており、アクティブマトリクス回路81の画素回路82の構成が実施形態1の画素回路55とは異なる。本実施形態6の画素回路82は、図17

(A)に示すように、信号電極Xに送り込まれた色画像デジタル信号Vの奇数カラーサブフレーム信号V(O)と偶数カラーサブフレーム信号V(E)とを交互にサンプリングホールドするサンプルホールド回路83と、サンプルホールド回路83から奇数カラーサブフレーム信号V(O)と偶数カラーサブフレーム信号V(E)とをフレーム毎交互に読み出して画素電極28を電圧駆動して画素駆動を行う画素駆動回路84とから成る。

【0115】サンプルホールド回路83は、第1のサンプルホールド回路83aと第2のサンプルホールド回路83bとからなり、第1のサンプルホールド回路83aは、信号電極Xに電気的に接続するソースSと第1の走査電極Y1に電気的に接続するゲートGとを持つN型の第1のMOSFET(Q1)と、そのドレインDに電気的に接続された第1の保持容量C1とからなる。また第2のサンプルホールド回路83bも同様な構成であって、信号電極Xに電気的に接続するソースSと第2の走査電極Y2に電気的に接続するゲートGとを持つP型の第2のMOSFET(Q2)と、そのドレインDに電気的に接続された第2の保持容量C2とからなる。第1の

MOSFET (Q1) と第2のMOSFET (Q2) とは逆導電型となっており、所謂CMOSを構成している。このため、第1のMOSFET (Q1) のための第1の書込みタイミングパルスΦ1 は立ち上がりパルスを、第2のMOSFET (Q2) のための第2の書込みタイミングパルスΦ2 は立ち下がりパルスを必要としているため、本実施形態6の書込みタイミング回路53b' は図5に示した選択タイミング回路53bの第2の走査電極Y2用のアンドゲートA2をナンドゲートN2に代えたものである。

【0116】他方、画素駆動回路84は、第1の保持容量C1に電氣的に接続するソースSと第3の走査電極Y3に電氣的に接続するゲートGとを持つP型の第3のMOSFET (Q3) と、第2の保持容量C2に電氣的に接続するソースSと第3の走査電極Y3に電氣的に接続するゲートGとを持つN型の第4のMOSFET (Q4) と、第3のMOSFET (Q3) 及び第4のMOSFET (Q4) のドレインDに電氣的に接続するゲートGと画素駆動電源Vddに電氣的に接続するドレインDと信号電極14に電氣的に接続するソースSとを持つN型の第5のMOSFET (Q5) とからなる。第3のMOSFET (Q3) 及び第4のMOSFET (Q4) とは逆導電型となっており、所謂CMOSを構成している。第3のMOSFET (Q3) と第4のMOSFET (Q4) とは同極性ゲート電圧では排他的に開閉するため、両ゲートGには唯一の第3の走査電極Y3を介して共通の読み出しタイミングパルスΦ3が供給されている。したがって、画素行宛の走査電極の本数を1本削減できる。

【0117】なお、本実施形態6においては、パネル用基板23に対向させて組み立てる対向透明基板25側の対向電極(共通電極; LC.COM) 27がフレーム毎に切り換わる比較的高い電圧が印加されるようになっている。

【0118】このため、図17(B)に示すように、奇数カラーサブフレーム期間1sfでは対向電極LC.COMの電位が正極性であるため、第4のMOSFET (Q4) が開成して保持信号が読み出され第5のMOSFET (Q5) が開成する場合、電源電位Vddが低圧でも、相対的に負極側の信号電極電位(電源電位Vdd)と正極側の対向電極LC.COMの電位との電位差は相当大きい。また、偶数カラーサブフレーム期間2sfでは対向電極LC.COMの電位が負極性になるため、第3のMOSFET (Q3) が開成して保持信号が読み出され第5のMOSFET (Q5) が開成する場合、相対的に正極側の信号電極電位と負極側の対向電極LC.COMの電位との電位差も相当大きい。

【0119】このように、対向電極(共通電極) LC.COMの電位をサブフレーム毎に交番する所謂コモン振りを行うことにより、液晶セルLCの劣化を防止できることは勿論のこと、画素電極28に印加される信号のダイナミ

ックレンジを相対的に小さくできるので、画素回路82のMOSFETを低耐圧素子として形成可能となる。これにより、素子微細化により占有面積の縮小化を実現でき、開口率の増大により高密度な高精細表示装置を実現できる。

【0120】以上、本実施形態6の電気光学装置14のパネル用基板23の構成について説明したが、本実施形態6における他の構成は上記した実施形態1と同様であり、実施形態1と同様の作用・効果を奏するものである。

【0121】(実施形態7) 図18は本発明の実施形態7に係るカラー画像生成装置における電気光学装置のパネル用基板に作り込んだアクティブマトリクス液晶表示素子駆動回路を示す回路図である。なお、図18において実施形態4および実施形態6の構成と同一部分には同一参照符号を付し、その説明は省略する。

【0122】本実施形態7パネル用基板も単結晶半導体基板(例えば20mm角)の主面に能動素子や容量素子を作り込み、その上に層間絶縁膜と導電層を交互に積み重ねて成膜し、平面的には主体的な面積を占める画素領域にマトリクス状に配列された多数の矩形の画素電極(反射電極) 28を有するものである。

【0123】本実施形態7のアクティブマトリクス液晶表示素子駆動回路85は、図13に示す実施形態4と同様に、信号線駆動回路(Xドライバ) 52、奇数フレーム用Yシフトレジスタ53aa、偶数フレーム用Yシフトレジスタ53abを備えており、また図16および図17に示す実施形態6と同様に、画素回路82をもつアクティブマトリクス回路81を備えている。したがって、本実施形態7は、実施形態4および実施形態6と同様の作用・効果を奏するものである。

【0124】以上、本発明に係るカラー画像生成装置およびカラー画像生成方法の実施形態1～実施形態7について説明したが、これらの実施形態では、パネル用基板が半導体基板の主面にスイッチング素子を作り込んだものであるが、半導体基板に限らず、基板としてはガラス基板や石英基板等の絶縁性基板を用いることができる。スイッチング素子として絶縁性基板上に薄膜トランジスタ(TFT)などを形成する場合でも本発明を適用できることは言うまでもない。これら実施形態1～実施形態7では、点順次方式または線順次方式にかかわらず、書込み順次が同時に画素駆動順次となるのではなく、一時記憶順次に留まるに過ぎないため、書込み順次は画素駆動順次として顕在化せず、各カラーサブフレーム期間に対応する色画像を全画素一斉の切り換え表示ができるので、表示画面の不均一を解消でき、階調表現の良好な高画質のカラー画像生成装置を提供できる。また、このように一斉の切り換え表示ができるため、画素数の多少に無関係で、高画質の大画面化又は高精細化を実現できる。

【0125】これら実施形態1～実施形態7は、色画像デジタル信号の書き込みを保持容量C1、C2に記憶させる、所謂コンデンサメモリを備える構成であったが、画素毎にスタティックメモリを作り込んでデジタル値を記憶させる構成とすることもできる。以下に説明する実施形態8および実施形態9は、スタティックメモリを画素毎に作り込んだ例である。

【0126】(実施形態8)図19は本発明に係るカラー画像生成装置の実施形態8におけるパネル用基板に作り込んだアクティブマトリクス液晶表示素子駆動回路を示す回路図、図20(A)はアクティブマトリクス液晶表示素子駆動回路の画素毎に設けるデジタル記憶回路を示す回路図、図20(B)はそのデジタル記憶回路の動作を説明するタイミングチャート、図21はアクティブマトリクス液晶表示素子駆動回路の全体的動作を説明するタイミングチャートである。

【0127】本実施形態8のパネル用基板も、単結晶半導体基板(例えば20mm角)の主面に能動素子や容量素子を作り込み、その上に層間絶縁膜と導電層を交互に積み重ねて成膜し、平面的には主体的な面積を占める画素領域にマトリクス状に配列された多数の矩形の画素電極(反射電極)28を有するものである。

【0128】図19に示すアクティブマトリクス液晶表示素子駆動回路90は、半導体基板の画素領域(表示領域)の直下に作り込んだマトリクス回路91と、シリアル転送で入来する色画像デジタル信号(DATA)をマトリクス回路91の画素列毎1本宛の信号電極(X)X<sub>0</sub>～X<sub>m</sub>に線順次で送り込むための直並列変換用シフトレジスタ(信号電極駆動回路、Xドライバ)92と、マトリクス回路91の画素毎のデジタル記憶回路M(M<sub>0 0</sub>～M<sub>n m</sub>)へ行順次でラッチ制御信号(書き込みタイミング信号)を画素行2本宛の走査電極Y<sub>1</sub>(Y<sub>1 0</sub>～Y<sub>1 n</sub>)、Y<sub>2</sub>(Y<sub>2 0</sub>～Y<sub>2 n</sub>)を介して送り込むための走査電極駆動回路(Yドライバ)93と、全ての画素電極28を一斉駆動するための第2のタイミングパルス(正相の読み出しクロックパルスRCK(φ3)、逆相の読み出しクロックパルスRCKバー(φ4))を伝送する画素行毎2本宛の走査電極Y<sub>3</sub>(Y<sub>3 0</sub>～Y<sub>3 n</sub>)、Y<sub>4</sub>(Y<sub>4 0</sub>～Y<sub>4 n</sub>)とを有している。ここに、直並列変換用シフトレジスタ92と走査電極駆動回路93とは、中央の画素領域のマトリクス回路91に対する周辺回路を構成している。

【0129】直並列変換用シフトレジスタ92は、シリアル列の色画像デジタル信号(DATA=D<sub>0</sub>～D<sub>m</sub>)をシフトクロックCLXに同期してシフト転送し1水平期間毎に信号電極X<sub>0</sub>～X<sub>m</sub>上に対応する色画像デジタル信号を出現させる。走査電極駆動回路93は、走査スタートパルス(フレーム開始パルス)DYをシフトクロックCLYに同期してシフト転送し1垂直期間毎に画素行上に行駆動タイミングパルスφ<sub>0</sub>～φ<sub>n</sub>を順次的に生成する走査

電極シフトレジスタ(Yシフトレジスタ)93aと、行駆動タイミングパルスφ<sub>0</sub>～φ<sub>n</sub>と書き込みクロックパルスWCKとに基づいて走査電極Y<sub>1</sub>、Y<sub>2</sub>上にそれぞれ第1のタイミングパルス(正相のラッチ制御パルスφ1、逆相のラッチ制御パルスφ2)を生成するラッチタイミング回路93bとからなる。

【0130】このラッチタイミング回路93bは、各画素行において対応した行駆動タイミングパルスφ<sub>0</sub>～φ<sub>n</sub>と書き込みクロックパルスWCKとの論理積を正相のラッチ制御パルスφ1として第1走査電極Y<sub>1</sub>上に出力するとともに、その論理積出力φ1の反転出力を逆相のラッチ制御パルスφ2として第2走査電極Y<sub>2</sub>上に出力する論理回路G<sub>0</sub>～G<sub>n</sub>である。

【0131】マトリクス回路91には、列方向に延在する信号電極Xと行方向に延在する走査電極Yのマトリクス交点部のそれぞれにおいて、図20(A)に示すデジタル記憶回路M(M<sub>0 0</sub>～M<sub>n m</sub>)が作り込まれている。この各デジタル記憶回路Mは、信号電極X<sub>i</sub>に到来する色画像デジタル信号D<sub>i</sub>が入力するデータ入力Dと共通電極27と対向して液晶26を挟持する画素電極28に駆動電圧を印加する記憶出力Qとを備え、先行カラーサブフレーム期間(例えば1フレーム期間内で奇数番目のカラーサブフレーム期間)s<sub>f</sub>において信号電極X<sub>i</sub>に到来する色画像デジタル信号D<sub>i</sub>を取込んで一時記憶する第1のラッチ回路L1と、遅行カラーサブフレーム期間(偶数番目のカラーサブフレーム期間)s<sub>f</sub>において第1のラッチ回路L1にて一時記憶された色画像デジタル信号D<sub>i</sub>を第1のラッチ回路L1のラッチ動作前に読み込んで一時記憶するとともにその記憶出力Qに出力する第2のラッチ回路L2とを有している。

【0132】第1のラッチ回路L1は、第1の走査電極Y<sub>i 1</sub>の正相のラッチ制御パルスφ1に同期して色画像デジタル信号を取り込むNチャネル型の第1のデータ転送用MOSFET(T1)と、第1のデータ転送用MOSFET(T1)を通過したデータを第2の走査電極Y<sub>i 2</sub>上の逆相のラッチ制御パルスφ2の消滅に同期して一時記憶動作する第1の同期式フリップフロップF1とを有している。また、第2のラッチ回路L2は、第3の走査電極Y<sub>i 3</sub>上の正相の読み出しクロックパルスRCK(φ3)に同期して第1の同期式フリップフロップF1の出力データを取り込むNチャネル型の第2のデータ転送用MOSFET(T2)と、第2のデータ転送用MOSFET(T2)を通過したデータを第4の走査電極Y<sub>i 4</sub>上の逆相のラッチ制御パルスφ4の消滅に同期して一時記憶動作し、その記憶出力Qに出力する第2の同期式フリップフロップF2とを有している。

【0133】第1の同期式フリップフロップF1は、2個のインバータINV1、INV2を巡回接続した第1の二重反転回路と、逆相のラッチ制御パルスφ2に同期してその初段INV1の入力と帰還段INV2の出力と

の電気的接続を一時的に切り離すNチャネル型の第1の記憶保持制御用MOSFET (Q1) とを有している。第2の同期式フリップフロップF1は、2個のインバータINV3、INV4を巡回接続した第2の二重反転回路と、逆相の読み出しタイミングパルス $\phi_4$ に同期してその初段インバータINV3の入力と帰還段インバータINV4の出力との電気的接続を一時的に切り離す第2の記憶保持制御用MOSFET (Q2) とを有している。

【0134】図21のタイミングチャートに示すように、例えば1番目のカラーサブフレーム期間1sfにおいて、サブフレーム毎に切り換わる液晶交流化信号FRが立ち上がると、その立ち上がり同期して、第3の走査電極 $Y_{30} \sim Y_{3n}$ 上に正相の読み出しタイミングパルスRCK ( $\phi_3$ ) が生成するとともに、第4の走査電極 $Y_{40} \sim Y_{4n}$ 上に逆相の読み出しタイミングパルスRCK ( $\phi_4$ ) が生成する。交流化信号FRが立ち上がると同時に走査スタートパルスDYが走査電極シフトレジスタ93aに加わり、一定間隔で生じるシフトクロックCLYに同期して行駆動タイミングパルス $\Phi_0 \sim \Phi_n$ が順次的に生成するとともに、書き込みクロックパルスWCKがシフトクロックCLYに同期して発生して発生する。このため、画素行の第1の走査電極 $Y_{10} \sim Y_{1n}$ 上には正相のラッチ制御パルス $\phi_1 \sim \phi_n$  ( $\phi_1$ ) が生成するとともに、第2の走査電極 $Y_{20} \sim Y_{2n}$ 上には逆相のラッチ制御パルス $\phi_2 \sim \phi_n$  ( $\phi_2$ ) が生成する。

【0135】したがって、第1～第4の走査電極 $Y_{11} \sim Y_{14}$ には図20(B)に示す順序でパルス $\phi_1 \sim \phi_4$ が生成される。先行カラーサブフレーム期間(例えば1sf)の書き込み期間W1に第1の走査電極 $Y_{11}$ と第2の走査電極 $Y_{12}$ 上にラッチ制御パルス $\phi_1$ と $\phi_2$ とが発生すると、第1の同期式フリップフロップF1において、第1のデータ転送用MOSFET (T1) がオンするとともに、第1の記憶保持制御用MOSFET (Q1) がオフするため、帰還段インバータINV2の出力は初段インバータINV1に帰還せず、第1のデータ転送用MOSFET (T1) からの先行データD1の論理値が初段インバータINV1に印加し、その反転論理値が初段インバータINV1の出力に現れる。ラッチ制御パルス $\phi_1$ と $\phi_2$ が消滅して書き込み期間W1が終了すると、第1のデータ転送用MOSFET (T1) がオフするとともに、第1の記憶保持制御用MOSFET (Q1) がオンするため、帰還段インバータINV2の出力が初段インバータINV1に帰還し、第1の同期式フリップフロップF1の記憶動作が再機能して、第1の同期式フリップフロップF1に先行データ(色画像デジタル信号) D1の反転論理値が一時記憶される。

【0136】次の遅行カラーサブフレーム期間(例えば2sf)の読み出し期間R1で第3の走査電極 $Y_{30}$ と

第4の走査電極 $Y_{40}$ 上に読み出しクロックパルス $\phi_3$ と $\phi_4$ が発生すると、第2の同期式フリップフロップF2において、第2のデータ転送用MOSFET (T2) がオンするとともに、第2の記憶保持制御用MOSFET (Q2) がオフするため、帰還段インバータINV4の出力は初段インバータINV3に帰還せず、第1の同期式フリップフロップF1からの先行データD1の反転論理値が初段インバータINV3に印加し、その反転論理値(先行データD1)が初段インバータINV3の出力に現れる。読み出しクロックパルス $\phi_3$ と $\phi_4$ が消滅して読み出し期間W1が終了すると、第2のデータ転送用MOSFET (T2) がオフするとともに、第2の記憶保持制御用MOSFET (Q2) がオンするため、帰還段インバータINV4の出力が初段インバータINV3に帰還し、第2の同期式フリップフロップF2の記憶動作が再機能して、先行データD1が第2の同期式フリップフロップF2に一時記憶されるとともに、その記憶出力Qが画素電極28に供給され続ける。その後、書き込み期間W2に第1走査電極 $Y_{11}$ と第2走査電極 $Y_{12}$ 上にラッチ制御パルス $\phi_1$ と $\phi_2$ が発生すると、前述した順序と同様に、第1の同期式フリップフロップF1の記憶内容は遅行データD2に書き換えられる。

【0137】本実施形態8の書き込み方式は、線順次方式であるが、その書き込み順次は第1の同期式フリップフロップF1に留まるに過ぎず、第2の同期式フリップフロップF2までは書き込み順次が波及することがない。このため、各カラーサブフレーム期間sfで全画素一斉のサブフレーム切り換え表示ができ、表示画面の不均一を解消できる。後カラーサブフレームの書き込み動作の間に前カラーサブフレームの全画素の同時静止表示が実現でき、しかもカラーサブフレーム期間全体に互って色画像を表示することができるため、表示時間と書き込み時間とが1フレーム期間内で相反せず輝度を高めるとともに高画質化を達成することができる。

【0138】本実施形態8においては、第2のフリップフロップF2は画素電極28をスタティック駆動するドライバとして機能している。アクティブマトリクス駆動と異なり、画素駆動信号の減衰が無く、完全デジタル駆動が可能となる。

【0139】なお、上記した第1と第2のデータ転送用MOSFET (T1、T2) は相互排他的にオン／オフし、また第1と第2の記憶保持制御用MOSFET (Q1、Q2) も相互排他的にオン／オフするものであるが、第1と第2のデータ転送用MOSFET (T1、T2) とを互いに逆導電型とし、また第1と第2の記憶保持制御用MOSFET (Q1、Q2) も互いに逆導電型とすることにより、正相パルスと逆相パルスの双方をデジタル記憶回路Mに送り込む必要がなく、走査電極を2本削減することができる。

【0140】以上、実施形態8のカラー画像生成装置で

用いる電気光学装置のパネル用基板の説明をしたが、本実施形態8における他の構成・効果は、上記した実施形態1と同様である。

【0141】(実施形態9)図22は、本発明に係るカラー画像生成装置の実施形態9における電気光学装置のパネル用基板(電気光学装置用基板)に作り込んだデジタル記憶回路を示す回路図である。なお、図22において実施形態8の構成と同一部分には同一の符号を付し、その説明は省略する。

【0142】本実施形態9におけるパネル用基板23も、単結晶半導体基板(例えば20mm角)の主面に能動素子や容量素子を作り込み、その上に層間絶縁膜と導電層を交互に積み重ねて成膜し、平面的には主体的な面積を占める画素領域にマトリクス状に配列された多数の矩形の画素電極(反射電極)28を有するものである。また、本実施形態9も上記した上記実施形態8と同様な直並列変換用シフトレジスタ92および走査電極駆動回路93を有しているが、デジタル記憶回路M'の構成が実施形態8のデジタル記憶回路Mと異なる。

【0143】デジタル記憶回路M'は、デジタル記憶回路Mと同様に、信号電極Xiに到来する色画像デジタル信号Diが入力するデータ入力Dと共通電極27上の液晶26を挟持する画素電極28に駆動電圧を印加する記憶出力Qとを備えており、先行カラーサブフレーム期間(例えば奇数カラーサブフレーム期間)において信号電極Xiに到来する色画像デジタル信号Diを取り込んで一時記憶する第1のラッチ回路L1'と、遅行カラーサブフレーム期間(例えば偶数カラーサブフレーム期間)において第1のラッチ回路L1'にて一時記憶された色画像デジタル信号Diを第1のラッチ回路L1'のラッチ動作前に読み込んで一時記憶するとともに記憶出力Qに出力する第2のラッチ回路L2'とを有している。

【0144】第1のラッチ回路L1'は、色画像デジタル信号Diを入力とし第1の走査電極Y<sub>i1</sub>の正相のラッチ制御パルスφ1に同期して論理動作する第1のクロックインバータK1と、その出力データを第2の走査電極Y<sub>i2</sub>上の逆相のラッチ制御パルスφ2の消滅に同期して一時記憶動作する第1の同期式フリップフロップF1'とを有している。また、第2のラッチ回路L2'は、第1の同期式フリップフロップF1'の出力データを入力とし第3の走査電極Y<sub>i3</sub>上の正相の読み出しクロックパルスRCK(φ3)に同期して論理動作するクロックインバータK2と、その出力データを第4の走査電極Y<sub>i4</sub>上の逆相の読み出しクロックパルスRCKバー(φ4)の消滅に同期して一時記憶動作し、その記憶出力Qに出力する第2の同期式フリップフロップF2'とを有している。

【0145】第1の同期式フリップフロップF1'は、2個のインバータINV1、INV2'を巡回接続した第1の二重反転回路であって、その帰還段インバータI

NV2'が逆相のラッチ制御パルスφ2に同期して論理動作を中断するクロックドインバータであり、第2の同期式フリップフロップF2'も、2個のインバータINV3、インバータINV4'を巡回接続した第2の二重反転回路であって、その帰還段INV4'が逆相の読み出しクロックパルスφ4に同期して論理動作を中断するクロックドインバータである。

【0146】本実施形態9においても図20(B)に示すように、先行カラーサブフレーム期間(例えば1sf)の書き込み期間W1に第1の走査電極Y<sub>i1</sub>と第2の走査電極Y<sub>i2</sub>上にラッチ制御パルスφ1とφ2が発生すると、第1の同期式フリップフロップF1'において、第1のクロックドインバータK1が論理動作するとともに、帰還段インバータINV2'が論理動作を中断するため、帰還段インバータINV2'の出力は初段インバータINV1に帰還せず、第1のクロックドインバータK1からの先行色画像デジタル信号D1の論理値が初段インバータINV1に印加し、その論理値が初段インバータINV1の出力に現れる。ラッチ制御パルスφ1とφ2が消滅して書き込み期間W1が終了すると、第1のクロックドインバータK1が論理動作を中断するとともに、帰還段インバータINV2'が論理動作するため、帰還段インバータINV2'の出力が初段インバータINV1に帰還し、第1の同期式フリップフロップF1'の記憶動作が再機能して、第1の同期式フリップフロップF1'に先行色画像デジタル信号D1が一時的に記憶される。

【0147】次の遅行カラーサブフレーム期間(例えば2sf)の読み出し期間R1で第3の走査電極Y<sub>i3</sub>と第4の走査電極Y<sub>i4</sub>上に読み出しクロックパルスφ3とφ4が発生すると、第2の同期式フリップフロップF2'において、第2のクロックドインバータK2が論理動作するとともに、帰還段インバータINV4'が論理動作を中断するため、帰還段インバータINV4'の出力は初段インバータINV3に帰還せず、第1の同期式フリップフロップF1'からの先行色画像デジタル信号D1の反転論理値が初段インバータINV3に印加し、その反転論理値(先行色画像デジタル信号D1)が初段インバータINV3の出力に現れる。読み出しクロックパルスφ3とφ4が消滅して読み出し期間R1が終了すると、第2のクロックドインバータK1が論理動作を中断するとともに、帰還段インバータINV4'が論理動作するため、帰還段インバータINV4'の出力が初段インバータINV4に帰還し、第2の同期式フリップフロップF2'の記憶動作が再機能して、先行色画像デジタル信号D1が第2の同期式フリップフロップF2'に一時的に記憶されるとともにその記憶出力Qが画素電極28に供給され続ける。その後、書き込み期間W2に第1の走査電極Y<sub>i1</sub>と第2の走査電極Y<sub>i2</sub>上にラッチ制御パルスφ1とφ2が発生すると、前述した順序と同様

に、第1の同期式フリップフロップF1'の記憶内容は遅行色画像デジタルデータD2に書き換えられる。

【0148】以上、本実施形態9のカラー画像生成装置の電気光学装置のパネル用基板について説明したが、本実施形態9における他の構成は上記した実施形態1および実施形態8と同様であり、同様の作用効果を奏する。

【0149】なお、本実施形態9において、デジタル記憶回路M'ではクロックドインバータを用いているため、電力消費の低減、波形整形およびエネルギー増幅に有効であり、記憶動作の確実化に寄与することができる。なお、クロックドインバータK1、K2の代わりに、3ステートバッファを用いることも可能である。

【0150】以上、実施形態1～実施形態9について説明したが、これらの実施形態のカラー画像生成装置は、例えば液晶プロジェクタ、ワードプロセッサ、パーソナルコンピュータなどの各種の電子機器に適用することができる。また、本発明は、上記した実施形態1～実施形態9に限定されるものではなく、構成の要旨に付随する各種の変更が可能である。例えば、上記した実施形態1～実施形態9では、電気光学装置として反射型の液晶パネルを適用したが、DMD（デジタルマイクロミラーデバイス）を適用してもよい。DMDは、各画素毎に色画像デジタル信号に応じて反射ミラーの傾き角度を変更させて投射レンズに入射する光量を変調する。より具体的には、反射ミラーにより反射される光を投射レンズに向ける時間幅と反射される光をアブソーバに吸収させる時間幅を色画像データに応じてパルス幅変調（PWM）し、各画素毎に色光の強度を変調できるようにしている。そして、反射ミラーがマトリクス状に配置される基板に、上記した実施形態で用いたようなパネル用基板（電気光学装置用基板）に設けた色画像デジタルデータを、対応するカラーサブフレーム期間に先駆けて記憶するとともに対応カラーサブフレーム期間に前記データを一齐に読み出す手段（上記したようなコンデンサメモリを備えたものや、スタティックメモリを備えたもの）を内蔵させることで、カラーサブフレーム期間に一齐に各画素の反射ミラーを角度変更駆動させることができる。

【0151】また、上記した実施形態1～実施形態9では、電気光学装置として反射型の液晶パネルを適用したが、透過型の液晶パネルのような透過型電気光学装置を用いて色光を透過させると共に光強度の変調を行わせてもよい。液晶パネルの場合には、パネルの色光入射側や出射側の少なくとも一方に偏光板等の偏光素子を要する（光散乱型液晶の場合は不要）。すなわち、各実施形態においては、反射型電気光学装置を主体として本発明を説明してきたが、本発明のいにおけるフィールドシーケンシャル方式のカラー画像表示装置や表示方法は、透過型電気光学装置を透過して変調された光をスクリーンに投射表示する投射型表示装置として構成してもよいし、背面側に図12に示した照明装置101を配置してそこか

らの色光を透過型電気光学装置により変調させ、その透過光を直視する表示装置として構成してもよいのである。

【0152】また、本発明は、上記した各実施形態のカラーサブフレーム期間の長さ設定や、1フレーム期間内での色生成期間の分割数に限定されるものではなく、色画像の階調レベルに応じて適宜変更可能であることは言うまでもない。

【0153】さらに、上記した実施形態では、色光とした赤色光、緑色光、青色光の三色光で説明したが、シアン光、マゼンダ光、イエロー光の三色光でもよいし、二色光や三色光より多い色光を用いることもできる。

【図面の簡単な説明】

【図1】本発明に係るカラー画像生成装置の実施形態1を示す構成説明図。

【図2】実施形態1に用いられる回転カラーフィルタの正面図。

【図3】実施形態1における色生成タイミングと色画像生成タイミングとを示すタイミングチャート。

【図4】実施形態1における電気光学装置の断面図。

【図5】実施形態1における電気光学装置の電気光学装置用基板に作り込んだアクティブマトリクス液晶表示素子駆動回路を示す回路図。

【図6】実施形態1における画素回路を示す回路図。

【図7】実施形態1における画素回路の動作を説明するためのタイミングチャート。

【図8】実施形態1における画素回路の動作を説明するためのタイミングチャート。

【図9】本発明に係るカラー画像生成装置の実施形態2に用いられる回転カラーフィルタを示す正面図。

【図10】本実施形態2における色光生成と各色画像生成のタイミングを示すタイミングチャート。

【図11】回転カラーフィルタの変形例を示す正面図。

【図12】本発明に係るカラー画像生成装置の実施形態3を示す構成説明図。

【図13】本発明に係るカラー画像生成装置の実施形態4における電気光学装置のパネル用基板に作り込んだアクティブマトリクス液晶表示素子駆動回路を示す回路図。

【図14】本発明に係るカラー画像生成装置の実施形態5における電気光学装置のパネル用基板に作り込んだアクティブマトリクス液晶表示素子駆動回路を示す回路図。

【図15】実施形態5におけるタイミング回路の動作を説明するタイミングチャート。

【図16】本発明に係るカラー画像生成装置の実施形態6における電気光学装置のパネル用基板に作り込んだアクティブマトリクス液晶表示素子駆動回路を示す回路図。

【図17】（A）は実施形態6における画素回路を示す



回路図、(B)は画素回路の動作を説明するためのタイミングチャート。

【図18】本発明に係るカラー画像生成装置の実施形態7における電気光学装置のパネル用基板に作り込んだアクティブマトリクス液晶表示素子駆動回路を示す回路図。

【図19】本発明に係るカラー画像生成装置の実施形態8におけるパネル用基板に作り込んだアクティブマトリクス液晶表示素子駆動回路を示す回路図。

【図20】(A)は実施形態8におけるアクティブマトリクス液晶表示素子駆動回路の画素毎に設けるデジタル記憶回路を示す回路図、(B)はデジタル記憶回路の動作を説明するタイミングチャート。

【図21】実施形態8におけるアクティブマトリクス液晶表示素子駆動回路の全体的動作を説明するタイミングチャート。

【図22】本発明に係るカラー画像生成装置の実施形態9における電気光学装置のパネル用基板(電気光学装置用基板)に作り込んだデジタル記憶回路を示す回路図。

【図23】(A)は垂直同期信号VSYNで定義されるパルス幅変調方式を用いた色光生成期間を示すタイミングチャート、(B)は(A)のうち赤色光についてR光の生成期間におけるパルス幅の選択例を示すタイミングチャート。

【図24】従来のカラー画像生成装置の回転カラーフィルタの正面図。

【図25】従来のカラー画像生成装置のタイミングチャート。

【図26】他の従来例のカラー画像生成タイミングを示すタイミングチャート。

【符号の説明】

10、100 カラー画像生成装置  
11 光源  
12 回転カラーフィルタ  
14、102 電気光学装置  
16 スクリーン  
17、105 マイクロプロセッサ  
18、106 タイミングジェネレータ  
19、107 フレームメモリ  
20、108 サブフレーム変換回路  
21、103 駆動回路  
23 パネル用基板(電気光学装置用基板)  
25 対向透明基板  
26 液晶  
27 共通電極  
28 画素電極  
50、60、70、80、85、90 アクティブマト

リクス液晶表示素子駆動回路

51、81、91 アクティブマトリクス回路

52 信号線駆動回路(Xドライバ)

52a 画素信号サンプリング回路

52b 信号線シフトレジスタ(Xシフトレジスタ)

53 走査線駆動回路(Yドライバ)

53a 走査線シフトレジスタ(Yシフトレジスタ)

53b 選択タイミング回路

53b' 書込みタイミング回路

53ba 間空き読み出しタイミング回路

53aa 奇数フレーム用Yシフトレジスタ

53ab 偶数フレーム用Yシフトレジスタ

55、72、82、92…画素回路

56、83、 サンプルホールド回路

56a、83a 第1のサンプルホールド回路

56b、83b 第2のサンプルホールド回路

57、84 画素駆動回路

101 照明装置

109 光源色スイッチャ

A1、A2、 アンドゲート

N1 ノアゲート

N2 ナンドゲート

INV インバータ

FF D型フリップフロップ

T1、Q1 …第1のMOSFET

T2、Q2 第2のMOSFET

T3、Q3 第3のMOSFET

T4、Q4 第4のMOSFET

T5、Q5 第5のMOSFET

X、X1～Xm 信号電極

Y 走査電極

Y1、Y11～Yn1 第1の走査電極

Y2、Y12～Yn2 第2の走査電極

Y3、Y13～Yn3 第3の走査電極

Y4、Y14～Yn4 第4の走査電極

$\phi H1 \sim \phi Hm$  スイッチ駆動タイミングパルス

$\phi V1 \sim \phi Vn$  行駆動タイミングパルス

$\Phi 1$  第1の書込みタイミングパルス

$\Phi 2$  第2の書込みタイミングパルス

$\Phi 3$  第1の読み出しタイミングパルス

$\Phi 4$  第2の読み出しタイミングパルス

FR、FR' 液晶交流化信号

CLX、CLY、CLY1、CLY2 シフトクロック

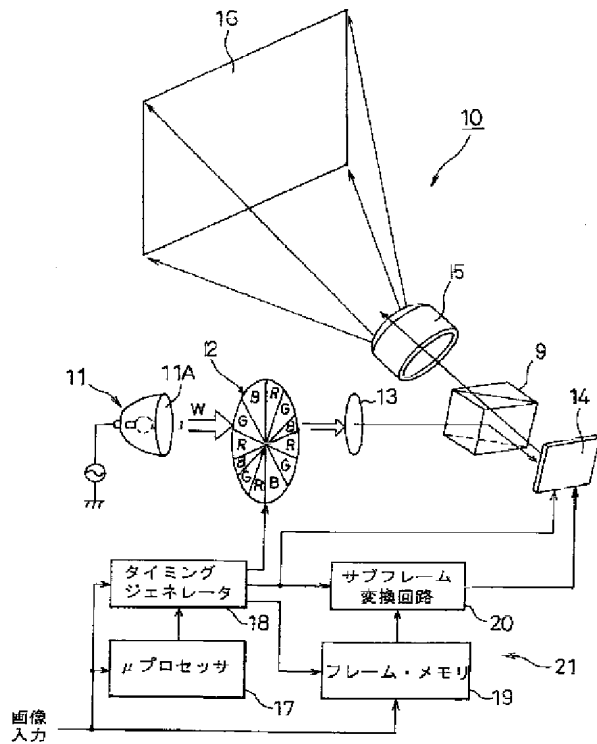
DX ラッチパルス

DY フレーム開始パルス

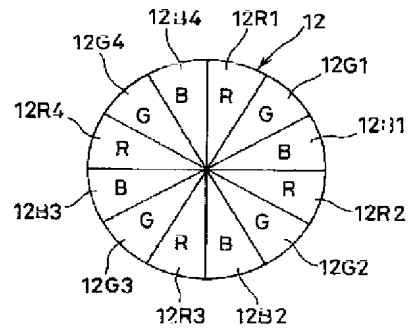
V(O) 奇数カラーサブフレーム信号

V(E) 偶数カラーサブフレーム信号

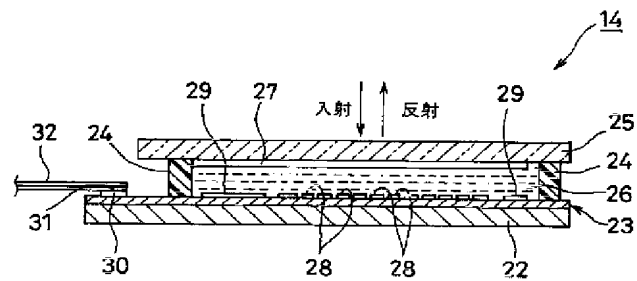
【図1】



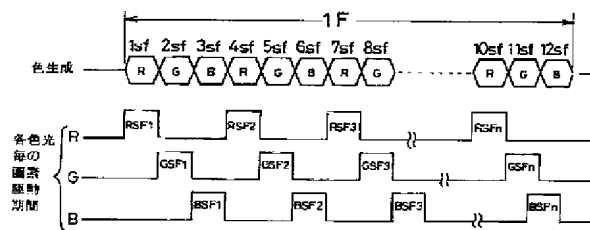
【図2】



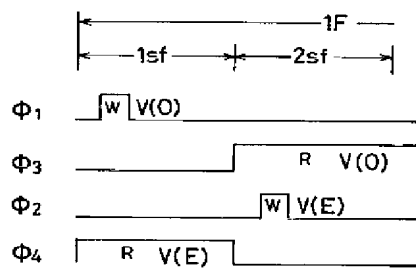
【図4】



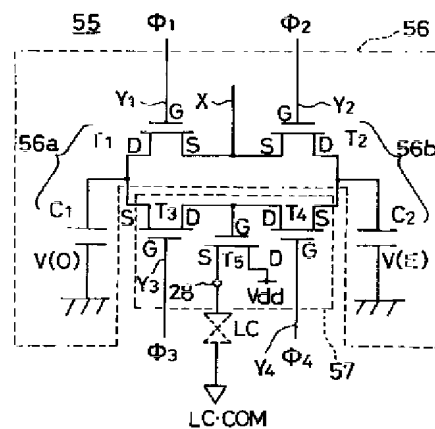
【図3】



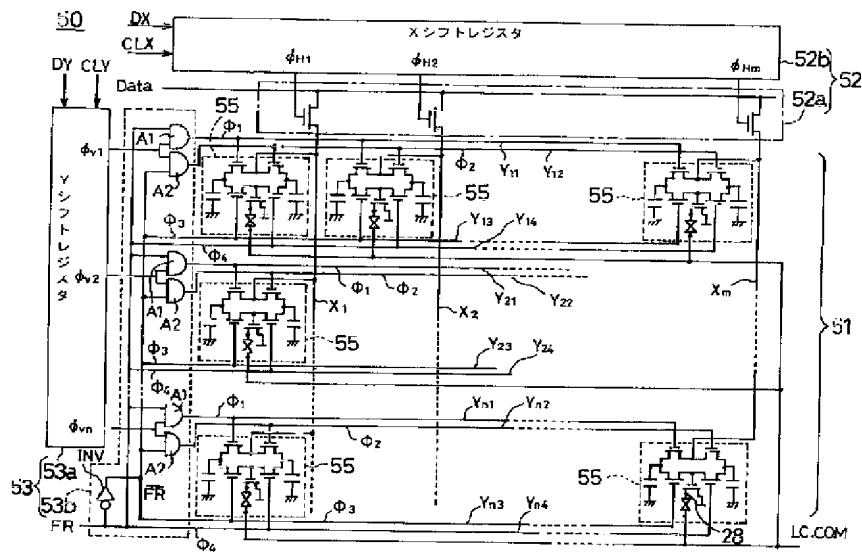
【図7】



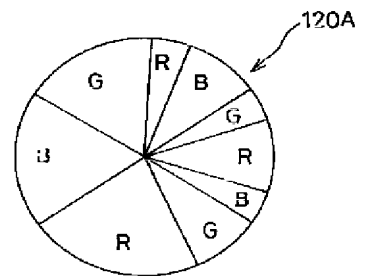
【図6】



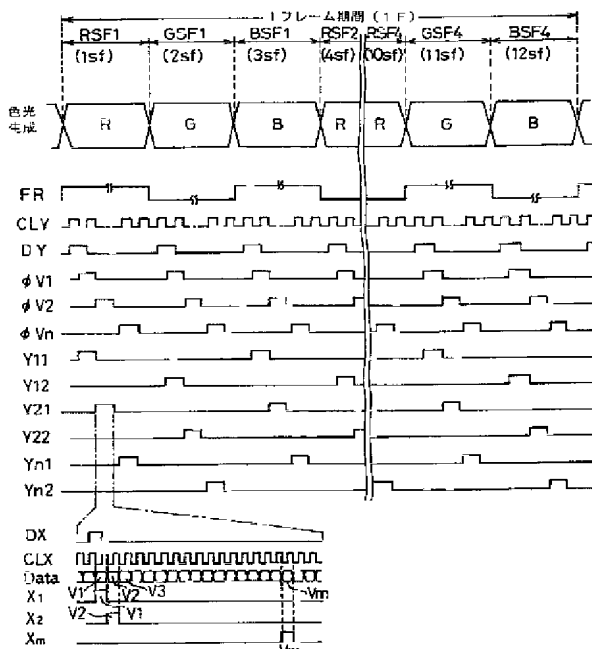
【図5】



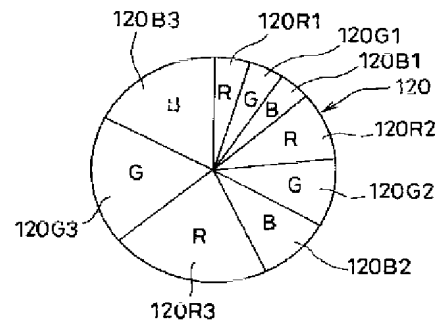
【図11】



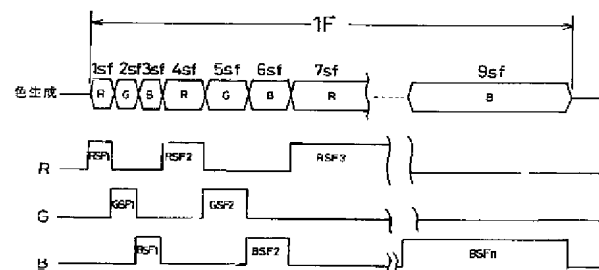
【図8】



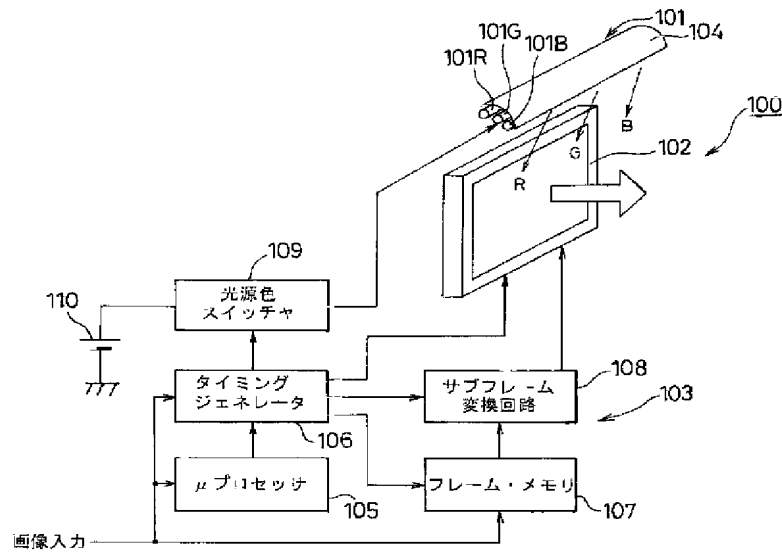
【図9】



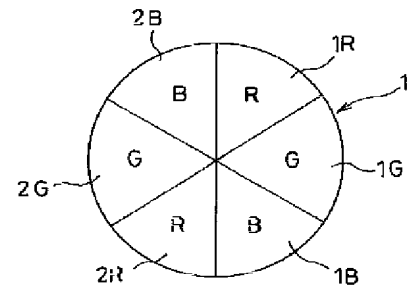
【図10】



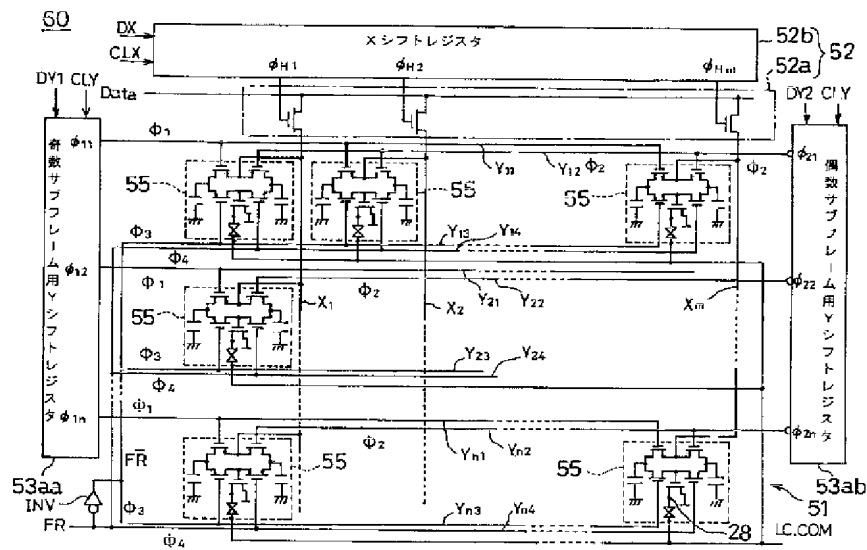
【图 1-2】



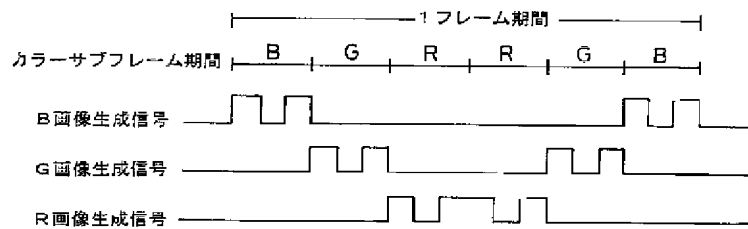
【图24】



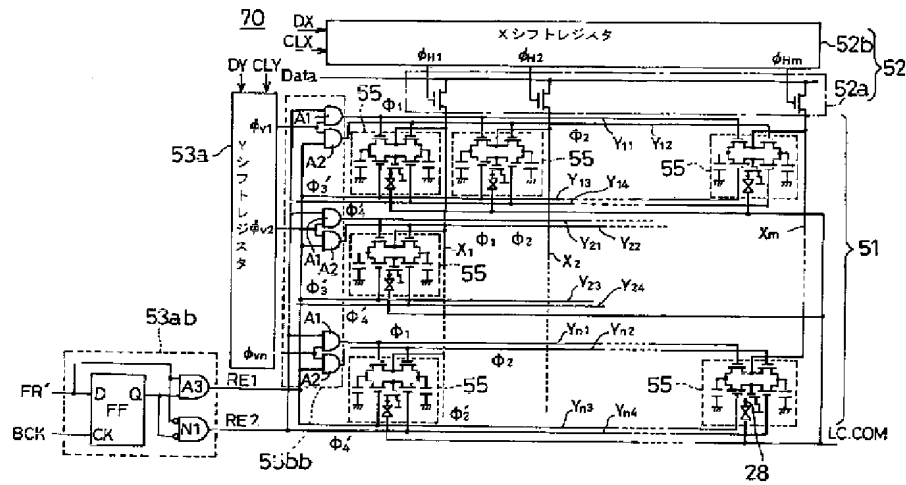
【例 13】



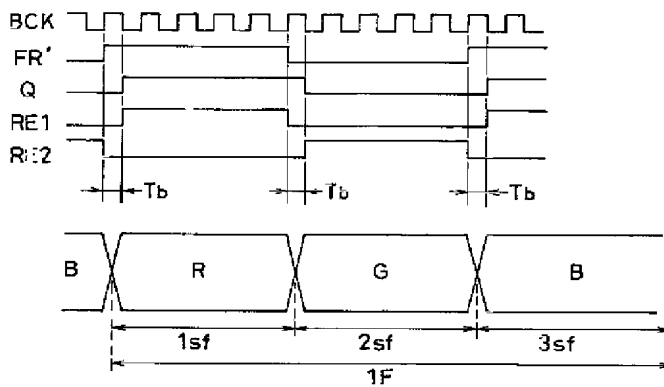
【图 26】



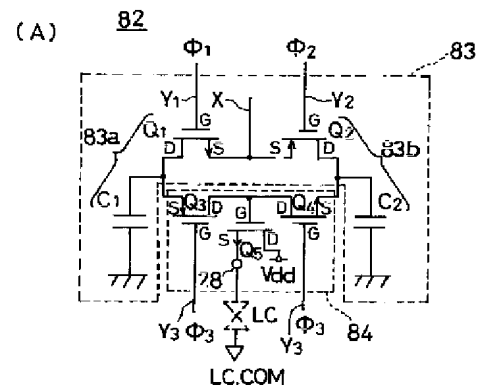
【図14】



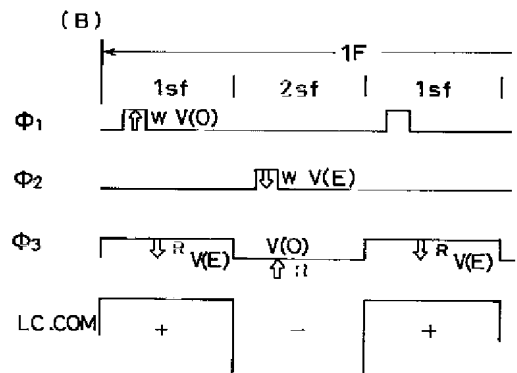
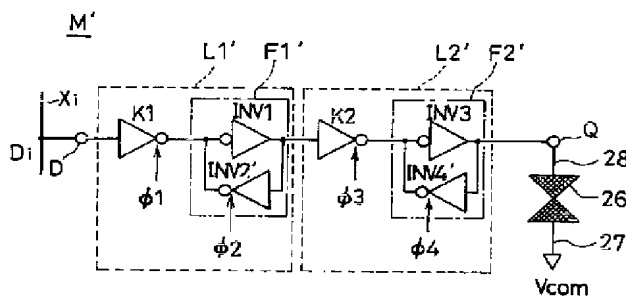
【図15】

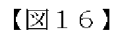


【図17】

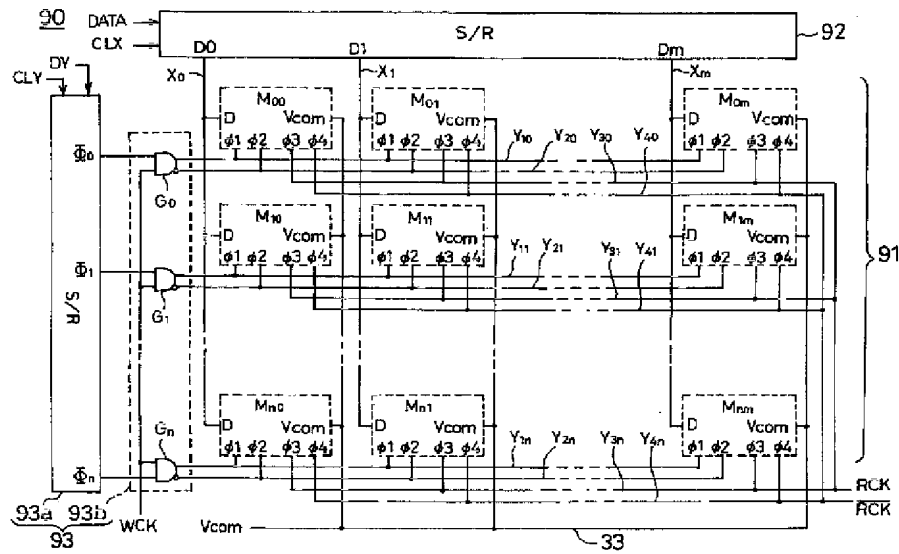


【図22】

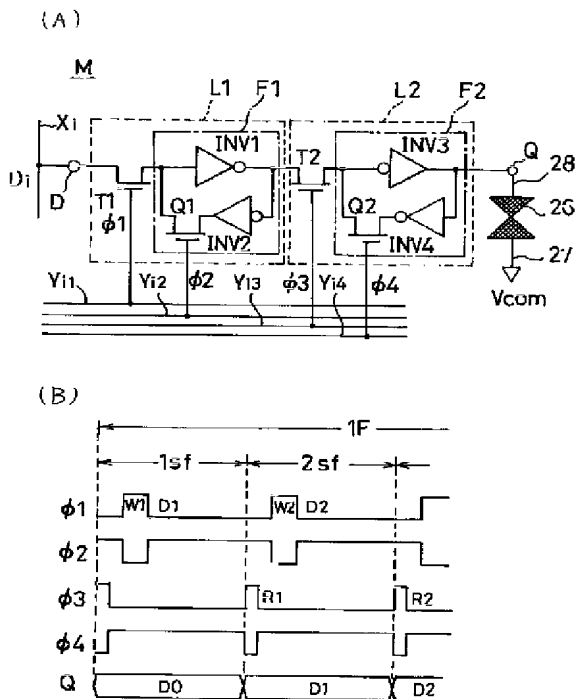




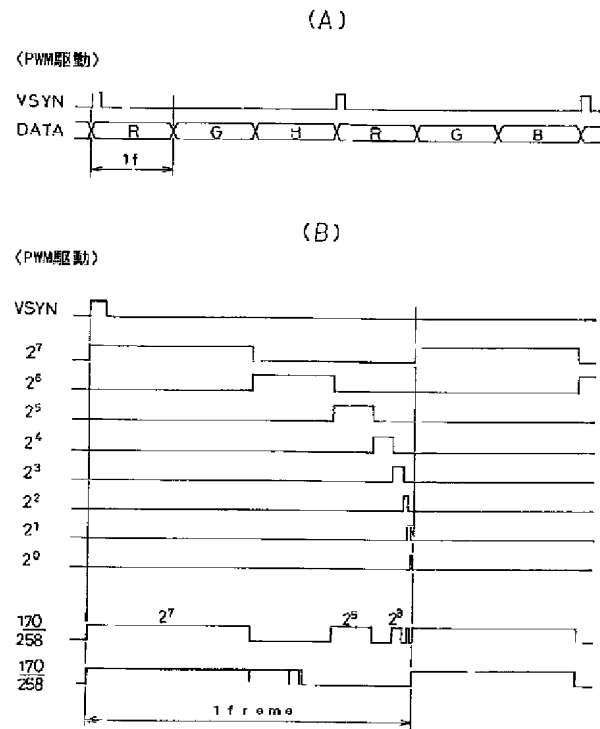
【図19】



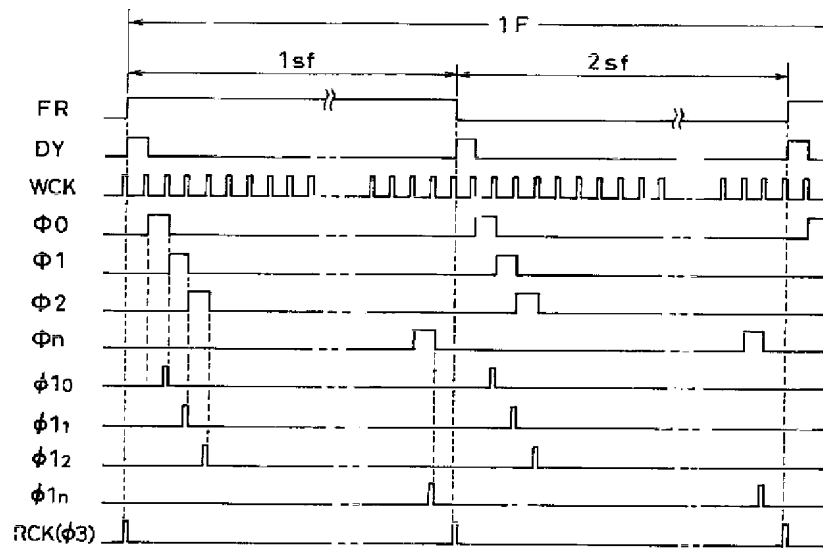
【図20】



【図23】



【図21】



フロントページの続き

(51) Int. Cl. <sup>7</sup>		識別記号	F I	(参考)	
G 0 9 F	9/00	3 2 5	G 0 9 F	9/00	3 6 0 Z
		3 6 0	G 0 9 G	3/20	6 4 1 A
G 0 9 G	3/20	6 4 1	G 0 2 F	1/1335	5 3 0